

Upravljački sklopovi tranzistora s efektom polja

Žunić, Kristijan

Undergraduate thesis / Završni rad

2022

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **University of Rijeka, Faculty of Engineering / Sveučilište u Rijeci, Tehnički fakultet**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:190:953653>

Rights / Prava: [Attribution 4.0 International](#)/[Imenovanje 4.0 međunarodna](#)

Download date / Datum preuzimanja: **2025-01-15**



Repository / Repozitorij:

[Repository of the University of Rijeka, Faculty of Engineering](#)



SVEUČILIŠTE U RIJECI

TEHNIČKI FAKULTET

Preddiplomski stručni studij elektrotehnike

Završni rad

**UPRAVLJAČKI SKLOPOVI TRANZISTORA S EFEKTOM
POLJA**

Rijeka, rujan 2022.

Kristijan Žunić

0069072800

SVEUČILIŠTE U RIJECI

TEHNIČKI FAKULTET

Preddiplomski stručni studij elektrotehnike

Završni rad

**UPRAVLJAČKI SKLOPOVI TRANZISTORA S EFEKTOM
POLJA**

Mentor: prof. dr. sc. Saša Sladić, dipl. ing. el.

Rijeka, rujan 2022.

Kristijan Žunić

0069072800

Rijeka, 21. ožujka 2022.

Zavod: **Zavod za elektroenergetiku**
Predmet: **Osnove energetske elektronike**
Grana: **2.03.02 elektrostrojstvo**

ZADATAK ZA ZAVRŠNI RAD

Pristupnik: **Kristijan Žunić (0069072800)**
Studij: **Preddiplomski stručni studij elektrotehnike**

Zadatak: **Upravljački sklopovi učinkovitih tranzistora / Power transistor control circuits**

Opis zadatka:

Analizirajte način djelovanja upravljačkih sklopova učinkovitih tranzistora s efektom polja. Analizu upotpunite simulacijama i primjenom komercijalnih čipova.

Rad mora biti napisan prema Uputama za pisanje diplomskih / završnih radova koje su objavljene na mrežnim stranicama studija.



Zadatak uručen pristupniku: 21. ožujka 2022.

Mentor:



Prof. dr. sc. Saša Sladić

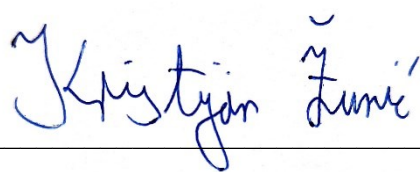
Predsjednik povjerenstva za
završni ispit:



Prof. dr. sc. Saša Vlahinić

IZJAVA

Izjavljujem da sam samostalno izradio završni rad s naslovom „Upravljački sklopovi tranzistora s efektom polja“ sukladno s člankom 9. Pravilnika o završnom radu, završnom ispitu i završetku preddiplomskog stručnog studija Tehničkog fakulteta Sveučilišta u Rijeci, uz nadzor mentora prof. dr. sc. Saše Sladića, dipl. ing.

A handwritten signature in blue ink that reads "Kristijan Žunić". The signature is written in a cursive style with a horizontal line underneath it.

Kristijan Žunić

0069072800

Rijeka, rujan 2022.

SADRŽAJ

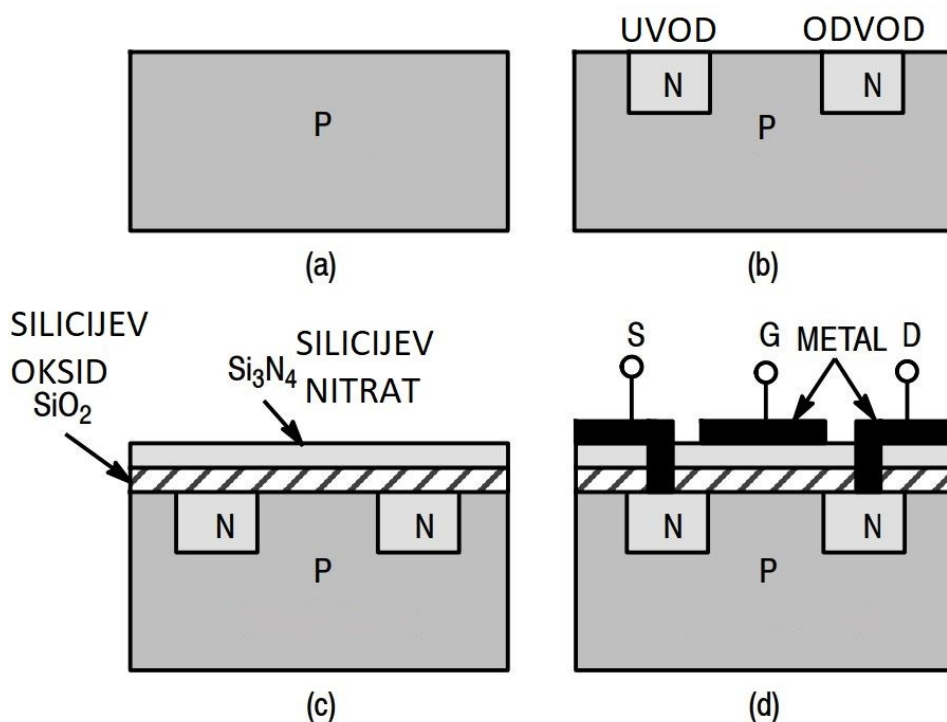
1. UVOD.....	1
2. MOSFET.....	2
3. IGBT.....	5
4. PARAZITNI KAPACITETI I GUBICI SKLAPANJA	8
4.1. Model tranzistora s parazitnim kapacitetima	8
4.2. Valni oblici sklapanja tranzistora	9
4.3. Izračun gubitaka pri sklapanju tranzistora	10
5. UPRAVLJAČKI SKLOPOVI	12
5.1. Odabir otpornika u krugu upravljačke elektrode	13
5.2. Zaštita upravljačkog sklopa i tranzistora	14
5.3. Tehnike povećanja brzine sklapanja	16
5.3.1. Korištenje diode za povećanje brzine sklapanja	16
5.3.2. Korištenje bipolarnog tranzistora za povećanje brzine sklapanja	19
5.4. Upravljački sklopovi kada je trošilo spojeno na nulti potencijal	24
5.4.1. Direktno upravljani p-kanalni MOSFET	24
5.4.2. Tehnika korištenja kondenzatora plutajućeg potencijala	26
5.4.3. Naponska pumpa	29
5.5. Metode galvanske izolacije upravljačkih sklopova	31
5.5.1. Upravljački sklop s optičkim izolatorom	32
5.5.2. Upravljački sklop s transformatorom	33
5.6. Metoda sklapanja pri nultom naponu	34
5.7. Primjeri u fotonaponskom sustavu	36
6. ZAKLJUČAK	43
7. LITERATURA	44
8. SAŽETAK	46

1. UVOD

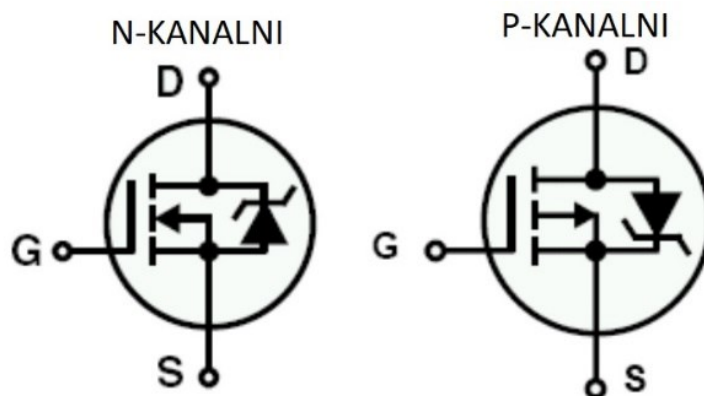
Izum tranzistora 1947. godine smatra se jednim od najznačajnijih izuma 20. stoljeća i veliki je razlog naglog razvoja energetske elektronike. Od najranijih tranzistora ostvario se značajan napredak u tehnologijama proizvodnje poluvodičkih komponenata. Stalna potreba za komponentama većih snaga i veće učinkovitosti dovela je do izuma tranzistora s efektom polja 1959. godine. Takva karakteristika omogućuje tranzistorima da budu upravljani naponom umjesto strujom. Danas su ovakvi tranzistori najzastupljeniji u energetskej elektronici. Dva najčešće korištena tipa tranzistora s efektom polja imaju izoliranu upravljačku elektrodu, a to su MOSFET i IGBT. Ovaj rad će se baviti načinima upravljanja upravo ove dvije vrste tranzistora. Upravljački sklopovi ovih tranzistora uvelike se razlikuje od upravljačkih sklopova strujno upravljanih bipolarnih tranzistora. Glavna zadaća upravljačkih sklopova je osigurati pravilan rad tranzistora i smanjiti gubitke. Analizirati će se način rada tranzistora s efektom polja i izoliranom upravljačkom elektrodom, te će se pokazati kako koristiti pojedine elektroničke komponente za ostvarivanje različitih svojstva upravljačkih sklopova kao što su galvanska izolacija i povećana brzina sklapanja.

2. MOSFET

Metal-oksidi-poluvodič tranzistor s efektom polja ili češće nazvan tranzistor s efektom polja s izoliranom upravljačkom elektrodom je najčešće korišteni tranzistor u digitalnoj i energetskej elektronici. Sastoji se od tri elektrode, a to su: odvod (eng. *drain*) (D), uvod (eng. *source*) (S) i upravljačka elektroda (eng. *gate*) (G). Izlazna struja između odvoda i uvoda proporcionalna je uspostavljenom naboju na upravljačkoj elektrodi. Ta karakteristika naziva se efekt polja. Izrada ovog tranzistora započinje s monokristalom silicija p-tipa (Slika 2.1.a.), te se difuzijom ostvare dva područja n-tipa (Slika 2.1.b.) koja predstavljaju uvod i odvod tranzistora. Zatim se na površinu strukture dodaje izolirajući sloj silicijevog oksida koji se ostvaruje procesom oksidacije, te sloj nitrida (Slika 2.1.c.). Na kraju se dodaju metalni kontakti za sve tri elektrode (Slika 2.1.d.). Metalna površina zajedno s izolirajućim slojem formira kondenzator na upravljačkoj elektrodi koji igra ulogu u upravljačkim krugovima, te će se o njemu više raspravljati u daljnjim razmatranjima ovog rada. Opisana izrada odnosi se na n-kanalni MOSFET međutim postoji i komplementarni p-kanalni MOSFET koji se ostvaruje difuzijom dva područja p-tipa na podlogu n-tipa čime se ostvaruju drugačije karakteristike. Najvažnija razlika između dva tipa jest da se za uspostavljeni naboj na upravljačkoj elektrodi n-kanalni MOSFET uklapa, dok se p-kanalni MOSFET nabojem isklapa [1].



Slika 2.1. Proces izrade n-kanalnog MOSFET-a [1]



Slika 2.2. Električni simboli MOSFET-a [1]

Način rada MOSFET-a moguće je opisati izlaznim karakteristikama. Fokus će biti na n-kanalnom tipu, dok za p-kanalni tip vrijede negativni iznosi napona i struja. Iz prikaza karakteristika (Slika 2.3.) moguće je uočiti tri područja rada pri kojima vrijede sljedeće oznake:

- V_{GS} napon na upravljačkoj elektrodi u odnosu na napon uvoda
- V_{DS} napon između odvoda i uvoda
- V_{TH} napon praga vodljivosti tranzistora
- I_D struja kroz tranzistor

U području zapiranja, tranzistor se ponaša kao prazan hod i struja ne teče. Područje zapiranja javlja se kada je napon upravljačke elektrode manji od napona praga. Napon praga je minimalni iznos napona koji omogućuje tranzistoru vođenje struje i najčešće se nalazi u tablici podataka određenog tranzistora. Kada se MOSFET koristi kao sklopka, potrebno ga je uklapati i isklapati između područja zapiranja i područja zasićenja. MOSFET radi u području zapiranja kada vrijedi sljedeća jednačba [1]:

$$V_{GS} \leq V_{TH} \quad (2.1)$$

U omskom području, MOSFET se ponaša kao naponsko zavisani otpornik. Za male vrijednosti napona V_{DS} moguće je kontrolirati iznos struje kroz tranzistor promjenom napona na upravljačkoj elektrodi u odnosu na napon uvoda, ali i napon odvoda. Omsko područje moguće je ostvariti u slučaju kada vrijede sljedeće jednačbe:

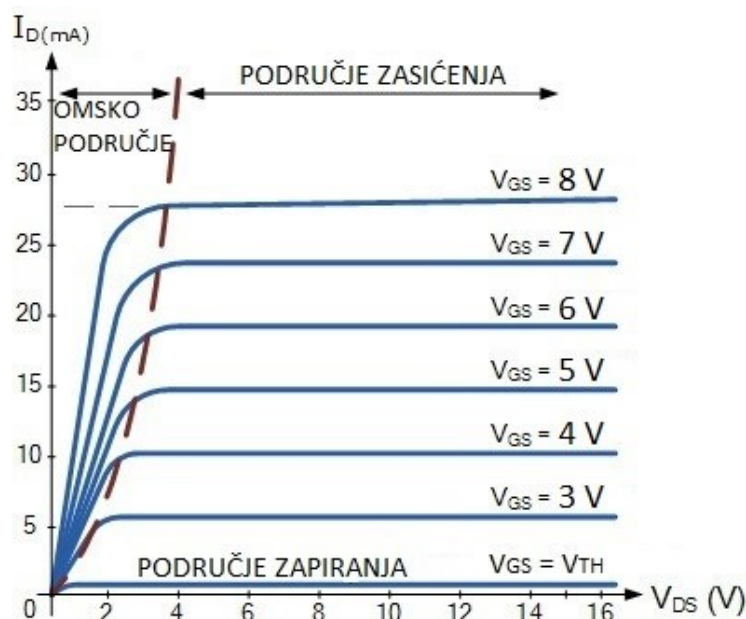
$$V_{GS} > V_{TH} \quad (2.2)$$

$$V_{DS} < V_{GS} - V_{TH} \quad (2.3)$$

U slučaju kada je napon V_{DS} dovoljno velik, MOSFET će raditi u području zasićenja. To nam omogućuje kontrolu nad iznosom struje kroz tranzistor promjenom napona na upravljačkoj elektrodi samo u odnosu na napon uvoda dok promjena napona odvoda neće uvelike utjecati na iznos struje. MOSFET radi u području zasićenja kada vrijede sljedeće jednadžbe:

$$V_{GS} > V_{TH} \quad (2.4)$$

$$V_{DS} \geq V_{GS} - V_{TH} \quad (2.5)$$

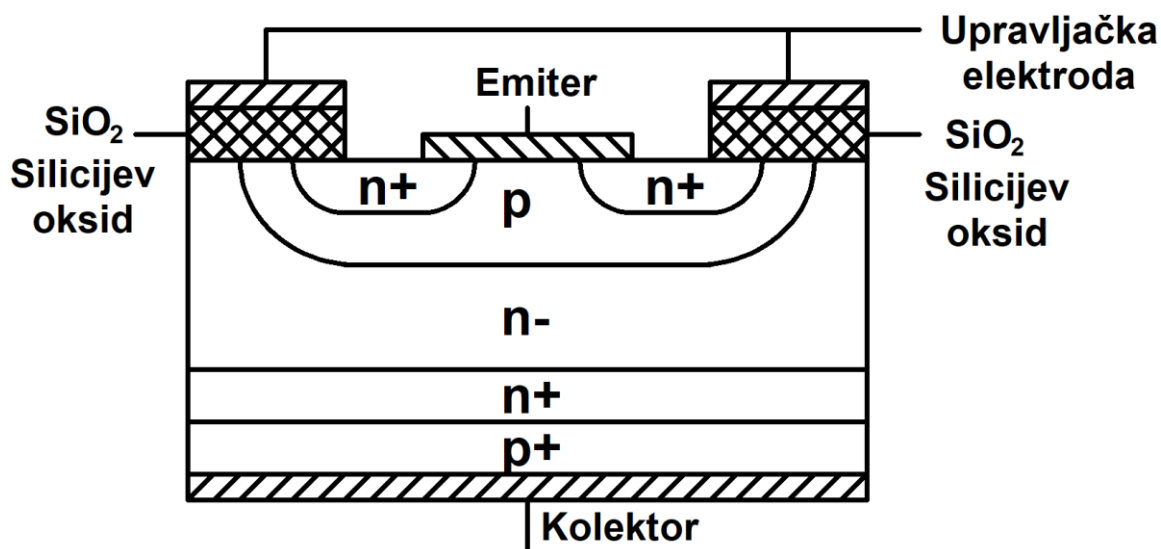


Slika 2.3. Izlazne karakteristike tipičnog n-kanalnog MOSFET-a [1]

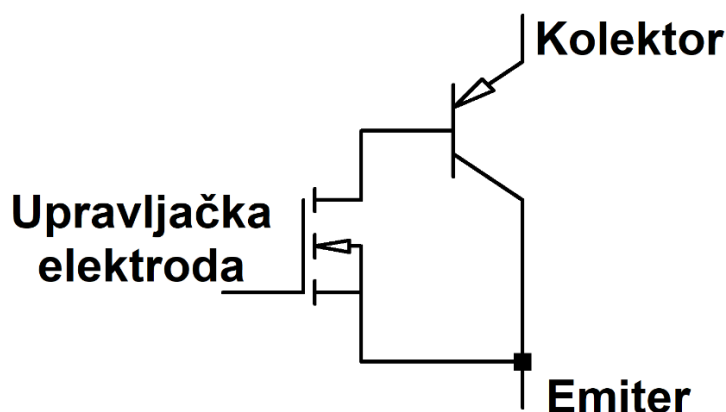
Nad konvencionalnim bipolarnim tranzistorom MOSFET postiže dvije prednosti. Prva prednost je izolirana upravljačka elektroda koja pojednostavljuje sklapanje pri visokim frekvencijama jer za razliku od bipolarnog tranzistora nije potrebna kontinuirana struja za uklapanje tranzistora. Nakon uklapanja, MOSFET ostaje uklopljen uz zanemarivo malu struju upravljačkog kruga. Druga prednost je otpornička karakteristika koja je vrlo značajna u energetskej elektronici. Pad napona između odvoda i uvoda jest linearno zavisna o struji koja teče kroz poluvodič. Pri toku struje, MOSFET se ponaša kao otpornik koji je karakteriziran $R_{ds(on)}$ karakteristikom koja predstavlja iznos otpora tranzistora između odvoda i uvoda tijekom uklopljenog stanja. Najčešće se može naći u tablici podataka pojedinog tranzistora. Taj otpor je konstantan za danu temperaturu i uspostavljeni naboj na upravljačkoj elektrodi, te ima pozitivni temperaturni koeficijent za razliku od p-n spoja bipolarnog tranzistora. Ovakva karakteristika nam odgovara kada želimo spojiti više tranzistora u paralelu za vođenje većih iznosa struje. Tranzistor koji vodi veću struju će se više zagrijavati, te će mu se povećati otpor i onemogućiti porast struje, čime će se uspostaviti vrlo slični iznosi struja kroz svaki MOSFET spojen paralelno [2].

3. IGBT

Bipolarni tranzistor s izoliranom upravljačkom elektrodom je tranzistor koji se sastoji od tri elektrode, a to su: kolektor (eng. *collector*) (C), emiter (eng. *emitter*) (E) i upravljačka elektroda (eng. *gate*) (G). Izlazna struja između kolektora i emitera proporcionalna je uspostavljenom naboju na upravljačkoj elektrodi. Struktura n-kanalnog tranzistora je vrlo slična strukturi n-kanalnog MOSFET-u, ali sadrži još jedan dodatno dopirani p-n sloj u monokristalu silicija koji predstavlja kolektor tranzistora (Slika 3.1.). Ovakvom strukturom dobije se izolirana upravljačka elektroda MOSFET-a na ulazu i bipolarni pnp tranzistor na izlazu, čime IGBT dobiva prednosti obje vrste tranzistora. Strukturu je moguće uočiti na ekvivalentnom sklopu IGBT-a (Slika 3.2.). IGBT također ima i komplementarnu p-kanalnu strukturu [3].

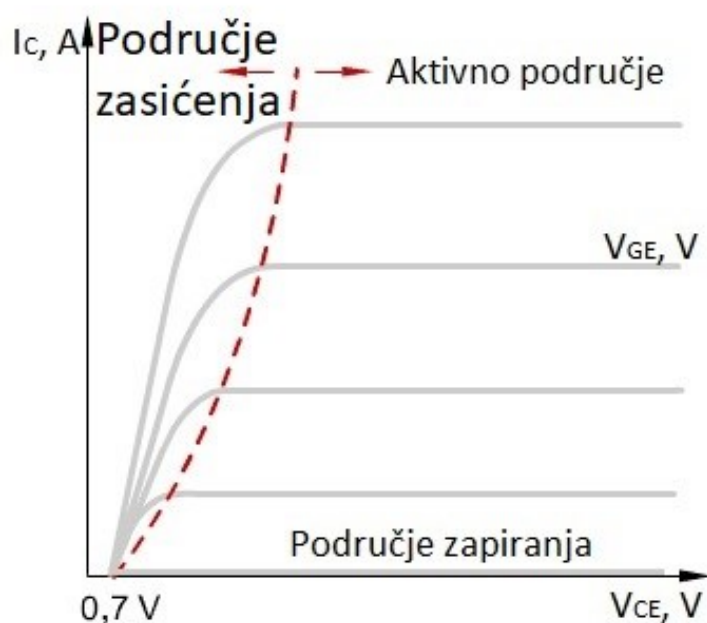


Slika 3.1. Unutarnja struktura IGBT-a

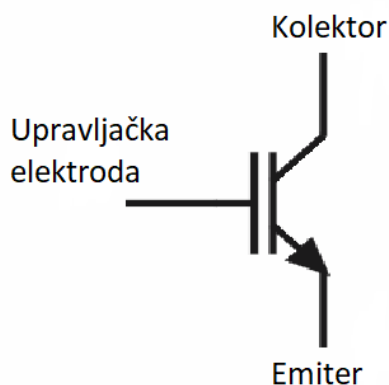


Slika 3.2. Ekvivalentni sklop IGBT-a koristeći bipolarni pnp tranzistor i n-kanalni MOSFET

Iz izlazne karakteristike IGBT-a moguće je očitati tri područja rada, koja su vrlo slična područjima rada MOSFET-a uz nekoliko razlika (Slika 3.3.). U slučaju kada je napon na upravljačkoj elektrodi viši od napona praga, a napon između kolektora i emitera je dovoljno mali, tranzistor prolazi kroz linearno područje. Iz krivulja izlazne karakteristike moguće je uočiti pomak od ishodišta u iznosu pada napona p-n spoja izlaznog pnp tranzistora. Sljedeća dva područja rada su korisna kada se tranzistor koristi kao sklopka. Za dovoljno velik napon između kolektora i emitera i napon upravljačke elektrode viši od napona praga, tranzistor radi u aktivnom području te je potpuno uklopljen i provodi struju. Ukoliko je napon upravljačke elektrode manji od napona praga, tranzistor radi u području zapiranja i ne provodi struju [4].



Slika 3.3. Izlazne karakteristike IGBT-a



Slika 3.4. Električni simbol n-kanalnog IGBT-a

U usporedbi IGBT-a s MOSFET-om moguće je uočiti nekoliko prednosti i nedostataka. Jedna prednost jest manji pad napona u uklopljenom stanju jer se IGBT ne ponaša kao otpornik na izlazu nego kao bipolarni tranzistor. Ova prednost omogućuje mogućnost provođenja većih iznosa struja zbog manjih gubitaka vođenja tranzistora. Izlazni bipolarni tranzistor također omogućuje IGBT-u sposobnost korištenja na visokim naponima. Te dvije prednosti su razlog korištenja ovog tranzistora pri velikim snagama. IGBT također ima i nekoliko nedostataka u usporedbi s MOSFET-om. Prvi nedostatak su lošije karakteristike pri visokim frekvencijama sklapanja. Složena struktura s izlaznim bipolarnim tranzistorom i izoliranom upravljačkom elektrodom omogućuje bolje karakteristike pri visokim frekvencijama od diskretnog bipolarnog tranzistora, ali lošije od MOSFET-a. Još jedan nedostatak složene strukture jest visoka cijena naspram alternativnih tranzistora. Posljednji nedostatak jest provođenje struje u samo jednom smjeru. U slučaju kada nam je potrebno vođenje u oba smjera, potrebno je dodati diskretnu diodu u protuparalelnom smjeru. Potpunu usporedbu različitih tranzistora moguće je vidjeti u tablici (tablica 3.1.) [5, 6].

	Bipolarni tranzistor	MOSFET	IGBT
Naponska sposobnost	Visoka <1kV	Visoka <1kV	Vrlo visoka >1kV
Strujna sposobnost	Visoka <500A	Niska <200A	Visoka >500A
Ulazno upravljanje	Strujno, h_{fe}	Naponsko, V_{GS}	Naponsko, V_{GE}
Ulazna impedancija	Niska	Visoka	Visoka
Izlazna impedancija	Niska	Srednje visoka	Niska
Brzina sklapanja	Spora	Brza	Srednje brza
Cijena	Niska	Srednje visoka	Visoka

Tablica 3.1. Usporedba različitih struktura tranzistora [5]

4. PARAZITNI KAPACITETI I GUBICI SKLAPANJA

4.1. Model tranzistora s parazitnim kapacitetima

Gubici rada tranzistora s izoliranom upravljačkom elektrodom dijele se na gubitke vođenja i gubitke sklapanja. U ovom radu fokus će biti na gubitke sklapanja jer se oni odnose na upravljačke sklopove tranzistora. Kada se tranzistor koristi kao sklopka, cilj nam je sklopiti tranzistor iz stanja zapiranja u stanje zasićenja najvećom mogućom brzinom. Za proračune gubitaka sklapanja potrebno je modelirati tranzistor pomoću tri parazitna kapaciteta, što omogućuje izračun naboja upravljačke elektrode potrebnog za sklapanje tranzistora. U daljnjim proračunima će se koristiti MOSFET kao primjer, ali vrlo slične karakteristike se odnose i na IGBT. Tri parazitna kapaciteta kojima modeliramo MOSFET su C_{GD} , C_{GS} i C_{DS} (Slika 4.1.) za koje vrijede sljedeće formule [7]:

$$C_{GD} = C_{RSS} \quad (4.1)$$

$$C_{GS} = C_{ISS} - C_{RSS} \quad (4.2)$$

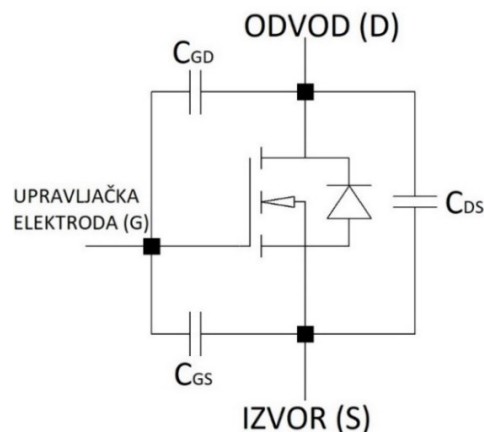
$$C_{DS} = C_{OSS} - C_{RSS} \quad (4.3)$$

U formulama vrijede sljedeće oznake koje se mogu iščitati iz tablice podataka pojedinog tranzistora:

C_{RSS} Kapacitet obrnutog prijenosa

C_{ISS} Ulazni kapacitet

C_{OSS} Izlazni kapacitet



Slika 4.1. Model MOSFET-a s parazitnim kapacitetima

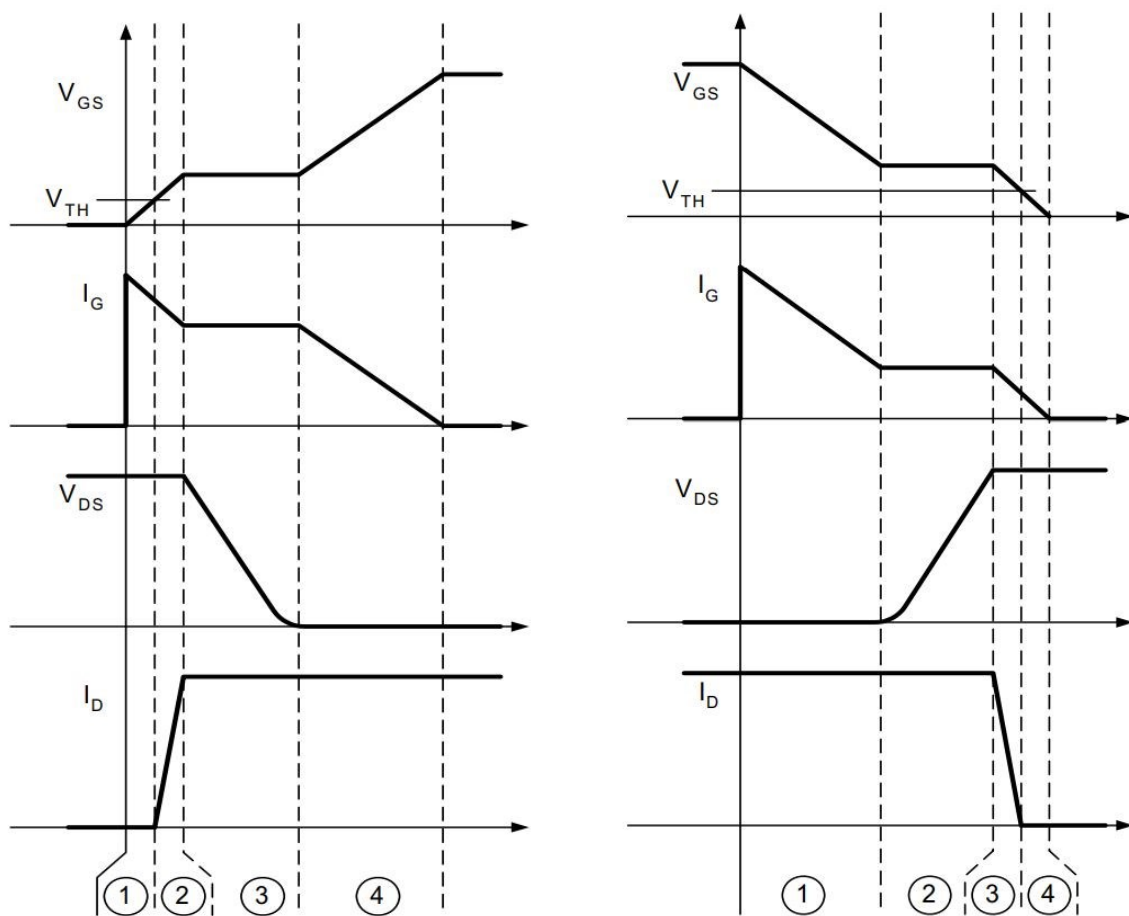
Kapacitet C_{GS} se nalazi između upravljačke elektrode i uvida. Definiran je unutarnjom strukturom tranzistora i njegova vrijednost ostaje konstantna pri različitim uvjetima korištenja.

Kapacitet C_{DS} se nalazi između uvida i odvoda, te je posljedica unutarnje diode MOSFET-a formirane p-n spojem. Ovaj kapacitet je ovisan o naponu između odvoda i uvida.

Kapacitet C_{GD} se nalazi između upravljačke elektrode i odvoda. Njegova veličina je ovisna o naponu između odvoda i uvida. Ovaj kapacitet stvara zadržku na određenom naponu upravljačke elektrode pri sklapanju jer se nalazi između ulaza i izlaza tranzistora. Taj efekt se naziva Millerov efekt, a iznos napona na kojem se događa je najčešće dan u tablici podataka tranzistora [7].

4.2. Valni oblici sklapanja tranzistora

Prilikom sklapanja, na upravljačku elektrodu tranzistora spojimo odgovarajući napon, te njezin paraziti kapacitet akumulira električni naboj tijekom vremena čime se mijenjaju napon između odvoda i uvida tranzistora i struja opterećenja. Valni oblici napona i struje pri sklapanju opterećenja induktivnog karaktera dane su na slici 4.2.



Slika 4.2. Valni oblici uklapanja tranzistora (lijevo) i isklapanja (desno)[2]

U prvom intervalu uklapanja tranzistora, struja upravljačke elektrode teče kroz kapacitete C_{GS} i C_{GD} . Naboj se akumulira dok se napon upravljačke elektrode ne poveća do napona praga V_{TH} . Ovaj period se naziva kašnjenje uklapanja jer još struja ne teče kroz odvod tranzistora i nema gubitaka sklapanja već samo gubici naboja parazitnog kapaciteta upravljačke elektrode.

U drugom intervalu, napon upravljačke elektrode prelazi napon praga, te se nastavlja povećavati do napona Millerovog efekta $V_{GS\ Miller}$. Struja počinje teći kroz odvod i tranzistor prolazi kroz linearno područje rada. Napon između odvoda i uvoda ostaje isti do trenutka kada paralelna dioda tranzistora prestane voditi struju, te tada može blokirati reverzni napon. U ovom intervalu razvijaju se gubici sklapanja.

U trećem intervalu, napon na upravljačkoj elektrodi je napon Millerovog efekta $V_{GS\ Miller}$ i dovoljno je velik da potpuna struja odvoda može teći. Napon između odvoda i uvoda počinje se smanjivati. Zbog Millerovog efekta koji je posljedica pada napona između odvoda i uvoda, kroz kapacitet C_{GD} sada teče sva struja upravljačkog sklopa i onemogućen je porast napona upravljačke elektrode. Interval traje dok se kapacitet C_{GD} potpuno ne isprazni i napon između odvoda i uvoda smanji na minimalnu vrijednost. U ovom intervalu razvijaju se gubici sklapanja.

U posljednjem intervalu, tranzistor radi u području zasićenja i potpuno je uklopljen. Napon upravljačke elektrode nastavlja se povećavati i njegova konačna vrijednost utječe na vrijednost otpora vođenja tranzistora $R_{ds(on)}$. U ovom intervalu nema gubitaka sklapanja, nego samo gubitaka naboja upravljačke elektrode. Valni oblici isklapanja tranzistora su identični, ali obrnuti [8, 9].

4.3. Izračun gubitaka pri sklapanju tranzistora

Pri izračunu gubitaka sklapanja tranzistora, najvažniji su brzina uklapanja i isklapanja, te parametri parazitnih kapaciteta. Ukupne gubitke pri sklapanju moguće je podijeliti na četiri dijela:

$$P_{SKLAPANJE_UKUPNO} = P_{SW} + P_{RR} + P_G + P_{COSS} \quad (4.4)$$

Vrijede sljedeće oznake:

P_{SW} = Gubici sklapanja

P_{RR} = Gubici obrnutog prijenosa tranzistorske diode

P_G = Gubici naboja upravljačke elektrode

P_{COSS} = Gubici izlaznog kapaciteta

Gubici sklapanja samog tranzistora nastaju pri prijelaznom periodu struje odvoda I_D i napona između odvoda i uvoda V_{DS} koji se odvijaju u intervalima 2 i 3. Grafički se ovi gubici prikazuju kao područje ispod preklapanja ta dva valna oblika. Ovi gubici predstavljaju najveći dio ukupnih gubitaka pri sklapanju i računaju se na sljedeći način [8]:

$$P_{SW} = \frac{1}{2} * V_{DS} * I_D * f_{SW} * (t_r + t_f) \quad (4.5)$$

gdje je:

- f_{SW} frekvencija sklapanja
- t_r vrijeme porasta signala
- t_f vrijeme pada signala

Gubitak obrnutog oporavka tranzistorske diode odvija se u vremenu kada tranzistorska dioda prelazi iz stanja vođenja u stanje blokiranja. Vrijeme prijelaza dano je u tablici podataka tranzistora. Ovaj gubitak se računa na sljedeći način:

$$P_{RR} = \frac{1}{2} * V_{DS} * I_{RR} * f_{SW} * t_{RR} \quad (4.6)$$

gdje je:

- I_{RR} struja obrnutog oporavka diode
- t_{RR} vrijeme obrnutog oporavka diode

Gubitak naboja upravljačke elektrode prouzrokovan je akumuliranjem naboja na parazitnom kapacitetu upravljačke elektrode. Ovisan je o iznosu kapaciteta upravljačke elektrode i računa se na sljedeći način:

$$P_G = V_{GS}^2 * f_{SW} * C_{GS} \quad (4.7)$$

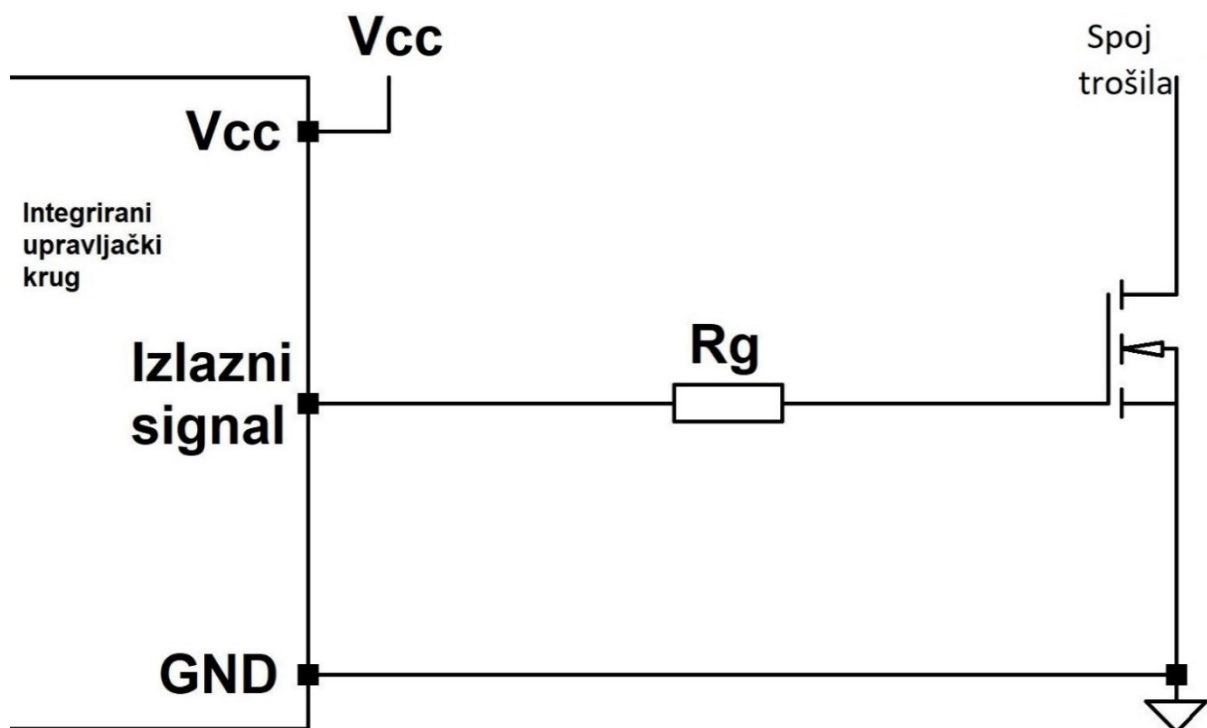
Gubitak izlaznog kapaciteta tranzistora generiran je akumuliranjem naboja na izlaznom kapacitetu i računa se na sljedeći način [7, 8]:

$$P_{COSS} = \frac{1}{2} * V_{DS}^2 * f_{SW} * (C_{DS} + C_{GD}) \quad (4.8)$$

5. UPRAVLJAČKI SKLOPOVI

Upravljački sklopovi predstavljaju električne krugove čija je svrha upravljanje procesom uklapanja i isklapanja tranzistora s efektom polja i izoliranom upravljačkom elektrodom. Upravljački sklop predaje i prima struju poluvodičke sklopke. Brzina sklapanja tranzistora ovisi o maksimalnom iznosu struje upravljačkog sklopa. Za projektiranje upravljačkog sklopa određenog tranzistora, mora se uzeti u obzir vrijeme pada, vrijeme porasta, kašnjenje između ciklusa sklapanja i maksimalna vrijednost struje i napona tranzistora. Cilj uspješno projektiranog upravljačkog sklopa je osigurati ispravan rad tranzistora, smanjiti gubitke sklapanja i zaštititi tranzistor od mogućih kvarova.

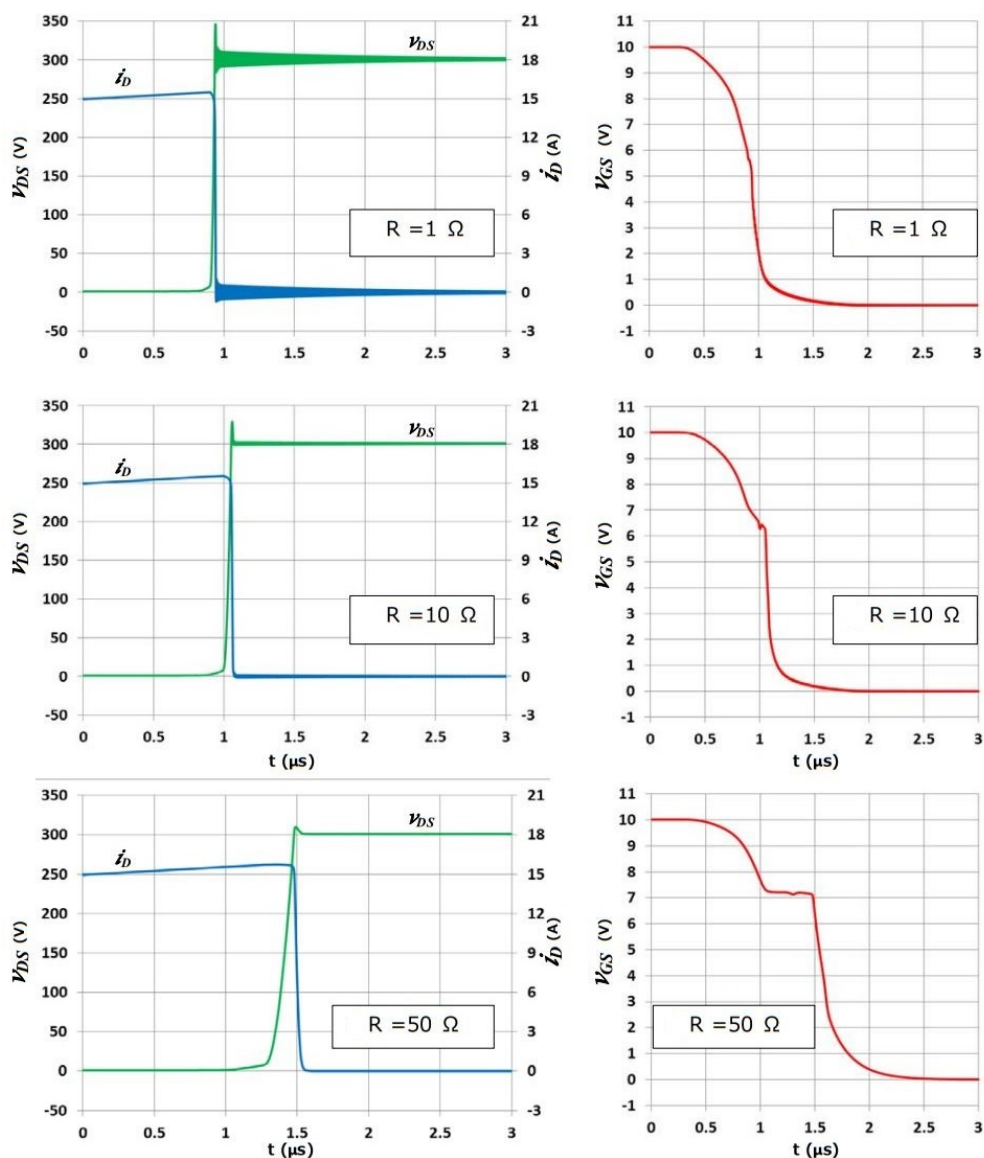
Najjednostavniji upravljački sklop može se postići sa samo jednim diskretnim otpornikom i impulsnim signalom (Slika 5.1.). U krug sklapanja dodaje se otpornik R_g koji kontrolira promjenu napona (dv/dt) i promjenu struje (di/dt) kako bi se smanjili gubici i ograničio proizvedeni šum sklapanja. Tipičan iznos otpora tog otpornika iznosi od 5Ω do 100Ω . Impulsni signali se najčešće ostvaruju pomoću mikrokontrolera ili integriranih krugova. Ovakvo direktno sklapanje tranzistora je limitirajuće, pa se koristi samo digitalnoj elektronici za sklapanje digitalnih signala malih snaga. Za primjenu u energetskej elektronici, upravljački sklopovi moraju biti robusniji, sigurniji i sposobniji postići veće iznose struja sklapanja [2, 8].



Slika 5.1. Upravljački sklop koristeći samo jedan otpornik

5.1. Odabir otpornika u krugu upravljačke elektrode

O otporniku upravljačke elektrode R_g ovise vrijeme i gubici sklapanja. Za točan izračun optimalne vrijednosti otpora potrebno je znati sve parazitne kapacitete i induktivitete tranzistora i bakrenih tragova tiskane pločice, pa se najčešće vrijednost odabire okvirno ili pomoću simulacija. Pravilo koje je moguće pratiti je da se odabere manja vrijednost otpora za veću izlaznu snagu koju će tranzistor sklapati i za veće iznose ukupnog naboja upravljačke elektrode tranzistora. Simulaciju procesa isklapanja tipičnog MOSFET-a koristeći tri različita iznosa otpora upravljačke elektrode moguće je uočiti na slici 5.2. Na lijevom grafu vidljiv je odnos izlazne struje I_D i izlaznog napona V_{DS} s vremenom. Na desnom grafu moguće je vidjeti promjenu napona upravljačke elektrode V_{GS} u odnosu s vremenom (Slika 5.2.) [9].



Slika 5.2. Valni oblici tijekom isklapanja tranzistora koristeći različite otpornike [9]

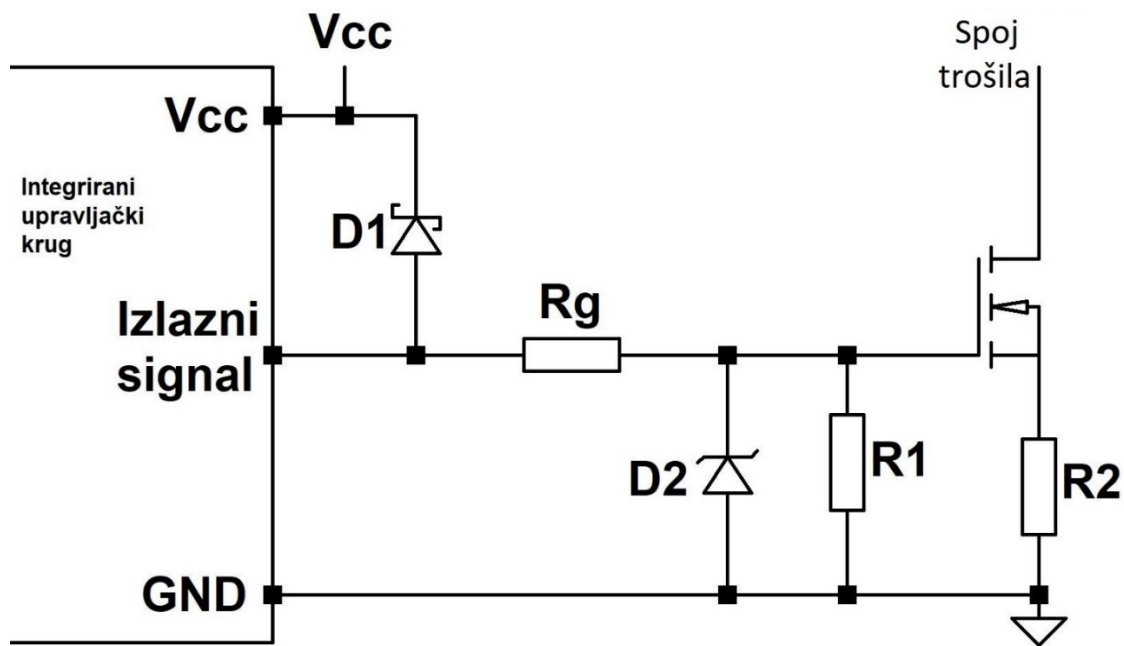
Za vrijednost otpora $R = 1\Omega$ moguće je uočiti vrlo kratko vrijeme isklapanje, međutim isklapanje je popraćeno titranjem signala koje uzrokuje nadvišenje napona i reverzne struje. Ovakav valni oblik nastoji se izbjeći izbjegavati u praksi jer može uzrokovati oštećenje tranzistora i upravljačkog sklopa. Zbog velikog iznosa struje isklapanja, na desnom grafu uočava se da je Millerov efekt u ovom slučaju zanemarivo mali.

Za vrijednost otpora $R = 10\Omega$ moguće je ostvariti odličan omjer velike brzine i malih gubitaka isklapanja. Na desnom grafu uočavamo srednje visoko prekoračenje napona bez titranja signala. Također vidimo da je brzina isklapanja vrlo slična brzini isklapanja prethodne vrijednosti otpora. Na desnom grafu uočava se vrlo mala stepenicu Millerovog efekta koja će pridonositi zanemarivo male gubitke isklapanja. Ova vrijednost otpora bi se u praksi odabrala za projektiranje upravljačkog sklopa tipičnog MOSFET-a.

Za vrijednost otpora $R = 50\Omega$ moguće je uočiti spori proces isklapanja bez titranja signala i s vrlo malim nadvišenjem. Na desnom grafu moguće je uočiti vrlo izraženu stepenicu Millerovog efekta. Ovakav valni oblik potrebno je izbjegavati u praksi jer bi ovakav sklop imao prevelike gubitke sklapanja.

5.2. Zaštita upravljačkog sklopa i tranzistora

Zaštita u upravljačkim sklopovima se dodaje kako bi se osigurao pravilan rad, povećala pouzdanost uređaja, zaštitile vrijedne komponente i najvažnije, zaštitili krajnji korisnici od mogućeg kvara uređaja. U današnje vrijeme, većina integriranih upravljačkih sklopova već ima ugrađene sigurnosne mjere, ali na slici 5.3. moguće je vidjeti nekoliko diskretnih komponenti koje se mogu dodati za zaštitu upravljačkog sklopa i samog MOSFET-a (Slika 5.3.). Razina zaštite koju ćemo uzeti u obzir prilikom projektiranja, ovisiti će o željenim karakteristikama pojedinog sklopa [2].



Slika 5.3. Zaštita upravljačkog sklopa i tranzistora koristeći različite komponente

Dioda D_1 služi isključivo za zaštitu upravljačkog kruga kada je trošilo koje se sklapa induktivnog karaktera. Nije namijenjena za zaštitu MOSFET-a. Integrirani bipolarni tranzistori upravljačkog kruga mogu podnijeti tok struje u samo jednom smjeru. Neizbježne oscilacije između induktivnog trošila i kapaciteta upravljačke elektrode tijekom sklapanja dovode do neželjenog toka struje u suprotnom smjeru kroz izlaz upravljačkog sklopa. Dioda se dodaje kako bi se osigurao put struje koji neće oštetiti upravljački sklop. Najčešće se odabire Schottky dioda zbog manjeg propusnog pada napona i veće brzine oporavka.

Dioda D_2 je Zener dioda koja ima dvostruku ulogu. Štiti upravljačku elektrodu MOSFET-a od previsokog napona. Ukoliko dođe do višeg napona od napona nepropusne polarizacije, Zener dioda kratko spaja upravljačku elektrodu s referentnim potencijalom i snižava napon. Odabire se Zener dioda s malo manjim naponom nepropusne polarizacije od maksimalnog dopuštenog napona upravljačke elektrode. Druga namjena ove diode je slična diodi D_1 . Štiti integrirani bipolarni tranzistor upravljačkog sklopa od toka struje u suprotnom smjeru. Ukoliko nije potrebna zaštita upravljačke elektrode, ova dioda može također biti Schottky dioda.

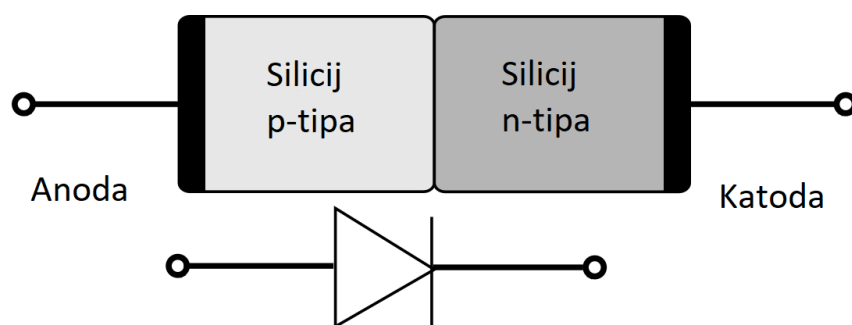
Otpornik R_1 služi za pražnjenje kapaciteta upravljačke elektrode. Tijekom normalnog rada tranzistora, ovaj otpornik samo ubrzava proces isklapanja MOSFET-a. Nakon isključivanja uređaja, ovaj otpornik samostalno prazni kapacitet upravljačke elektrode i isklapa MOSFET kao zaštitna mjera za cijeli uređaj i osobe koja se služi uređajem. Vrijednost otpora ovog otpornika je od $10\text{k}\Omega$ do $100\text{k}\Omega$. Veće vrijednosti se uzimaju u baterijski napajanim uređajima kako bi se smanjili gubici.

Otpornik R_2 služi za mjerenje iznosa izlazne struje MOSFET-a. Ukoliko poteče struja veća od maksimalne dozvoljene izlazne struje MOSFET-a, može se detektirati mjerenjem pada napona na otporniku. U tom slučaju upravljački sklop se mora isključiti i MOSFET isključiti. Mjerenje pada napona otpornika i upravljanje isključivanjem sklopa može se ostvariti mikrokontrolerom ili integriranim krugom. Ovaj otpornik je vrlo malog iznosa otpora i fizički veći kako bi mogao podnijeti iznose struja izlaznog kruga.

5.3. Tehnike povećanja brzine sklapanja

5.3.1. Korištenje diode za povećanje brzine sklapanja

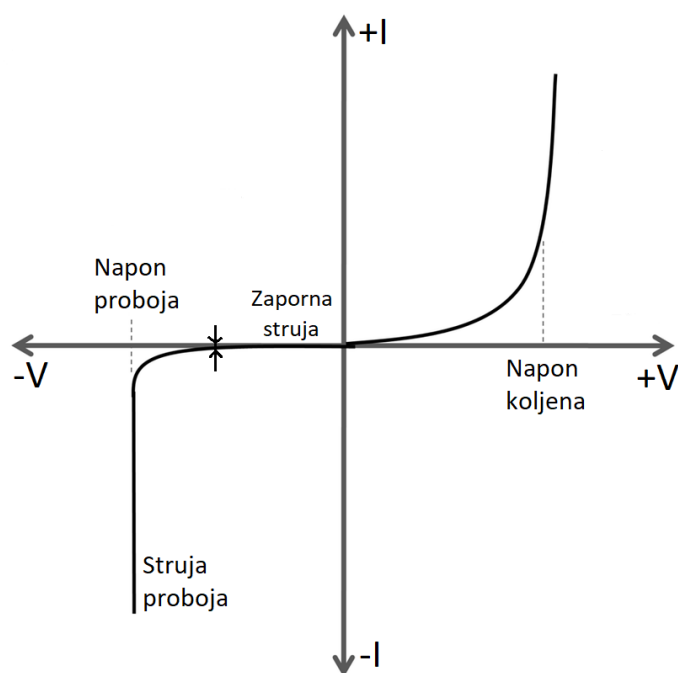
Dioda je jedna od najjednostavnijih poluvodičkih elektroničkih komponenata koja omogućuje smjer vođenja struje u samo jednom smjeru. Takva karakteristika ostvarena je pomoću p-n spoja poluvodičkog materijala koji se ostvaruje planarnim procesom dopiranja. Najčešće korišteni poluvodički materijal u izradi diode je silicij. Dioda se sastoji od dvije elektrode, a to su: anoda (eng. *anode*) koja predstavlja pozitivni terminal diode i katoda (eng. *cathode*) koja predstavlja negativni terminal diode (Slika 5.4.).



Slika 5.4. Struktura i simbol diode [10]

Princip rada silicijeve diode može se opisati strujno-naponskom karakteristikom (Slika 5.5.). Ova krivulja nam pokazuje odnos struje koja će teći kroz realnu diodu u odnosu s različitim naponima na terminalima diode. Za idealnu diodu, struja će teći kada je napon na anodi viši od napona na katodi, međutim na realnoj diodi pojavljuje se pad napona na p-n spoju koji se naziva naponom propusne polarizacije ili naponom koljena i obično iznosi od 0,3V do 0,7V ovisno o konstrukciji diode. Vrijedi da će struja kroz realnu diodu teći u konvencionalnom smjeru od anode

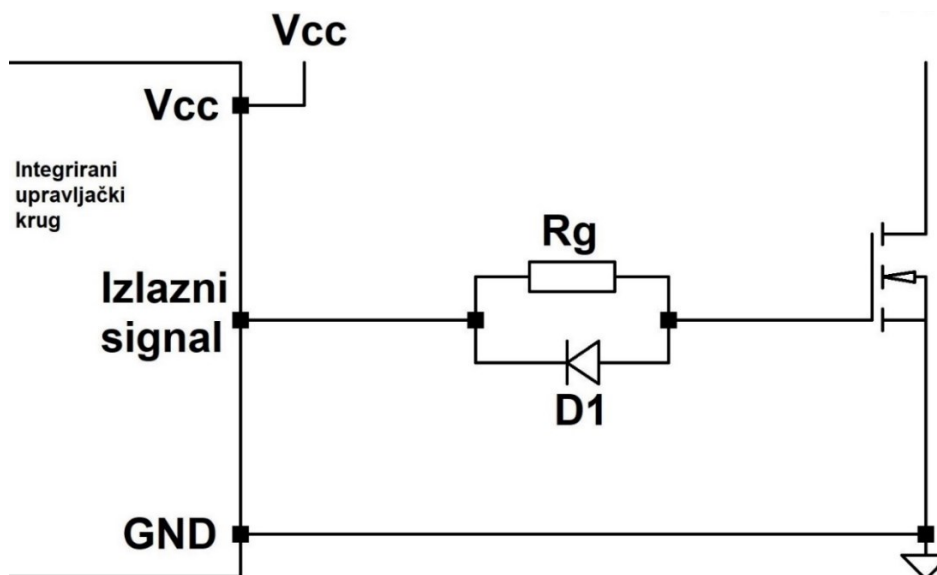
prema katodi kada je napon na anodi viši od napona na katodi umanjenog za napon koljena. Tada je dioda propusno polarizirana. Za daljnje povišenje napona na anodi, iznos struje će se naglo povećavati. Kada je napon na katodi viši od napona na anodi, dioda je nepropusno polarizirana, te kroz nju teče vrlo mali iznos struje u konvencionalnom smjeru od katode prema anodi koji se naziva zapornom strujom i u praksi se često može zanemariti. U nepropusnoj polarizaciji, kroz diodu će teći mali iznos struje sve dok je napon na katodi u odnosu na anodu manji od napona proboja. Napon proboja diode je napon nepropusne polarizacije kod kojega dolazi do proboja p-n spoja. Ovaj napon se u praksi mora izbjegavati jer može doći do uništenja diode. Najvažniji parametri koje je potrebno gledati prilikom projektiranja električnog kruga s diodom su: maksimalna struja propusne polarizacije I_F , napon propusne polarizacije V_F , zaporna struja I_R , napon proboja V_R i maksimalna disipacija snage diode P_D . Sve ove karakteristike se mogu pronaći u tablici podataka dane od strane proizvođača pojedine diode [10, 11].



Slika 5.5. Strujno-naponska karakteristika diode [11]

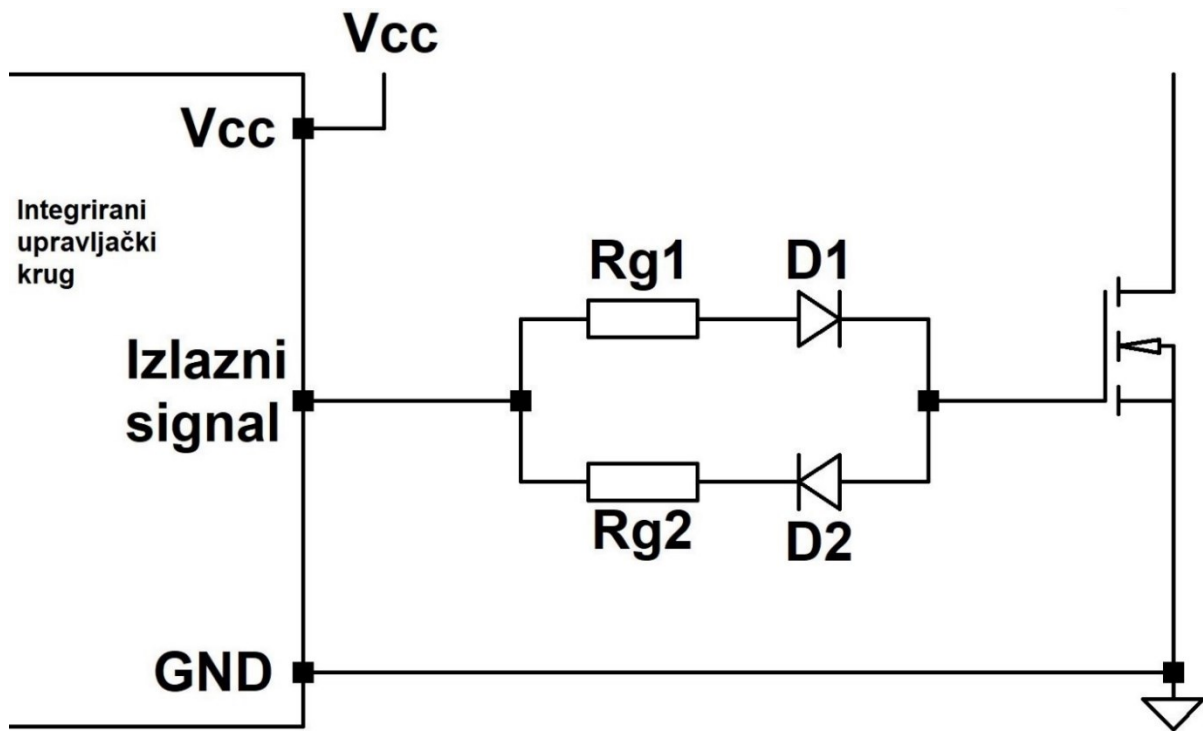
U upravljačkim sklopovima, diode je moguće koristiti za podešavanje brzine uklapanja i isklapanja MOSFET-a. Najčešće se koristi samo jedna dioda za povećanje brzine isklapanja jer se bržim pražnjenjem parazitnog kapaciteta upravljačke elektrode C_{GS} mogu ostvariti znatno manji gubici sklapanja MOSFET-a (Slika 5.6.). U ovom slučaju se brzina uklapanja podešava samo otpornikom R_g jer je dioda D_1 nepropusno polarizirana. Tijekom isklapanja tranzistora, dioda je

propusno polarizirana, te kroz nju teče većina iznosa struje, a otpornik R_g će omogućiti da se paraziti kapacitet upravljačke elektrode potpuno isprazni i njegova upravljačka elektroda spoji s referentnim potencijalom kruga. S diodom se može serijski spojiti još jedan otpornik ukoliko dođe do titranja signala prilikom rada.



Slika 5.6. Upravljački sklop s jednom diodom

Ukoliko želimo kontrolirati vremena isklapanja i uklapanja moguće je to učiniti koristeći dvije diode spojene protuparalelno (Slika 5.7.). U ovom slučaju, dioda D_1 i otpornik R_{g1} podešavaju brzinu uklapanja tranzistora dok dioda D_2 i otpornik R_{g2} podešavaju brzinu isklapanja tranzistora. Ovakvim sklopom mogu se precizno podesiti brzine i gubici sklapanja tranzistora, ali postoji nekoliko nedostataka. Prilikom uklapanja, napon na upravljačkoj elektrodi biti će jednak naponu upravljačkog kruga umanjenog za napon propusne polarizacije diode. Pri odabiru MOSFET-a mora se provjeriti napon praga i usporediti s naponom koji će biti prisutan na upravljačkoj elektrodi. Ovaj problem se može umanjiti korištenjem dioda s manjim naponom propusne polarizacije. Prilikom isklapanja, javlja se sličan problem. Upravljačka elektroda se neće spojiti s referentnim potencijalom kruga nego će kapacitet ostati nabijen na napon iznosa napona propusne polarizacije diode. Ovaj problem se može riješiti spajanjem otpornika između upravljačke elektrode i referentnog potencijala kako bi se osiguralo potpuno pražnjenje kapaciteta upravljačke elektrode i time osiguralo potpuno isklapanje tranzistora. Ovakav sklop se može koristiti u polumosnim topologijama kada je potrebno precizno sklapanje dva tranzistora kako bi se izbjeglo preklapanje vođenja.

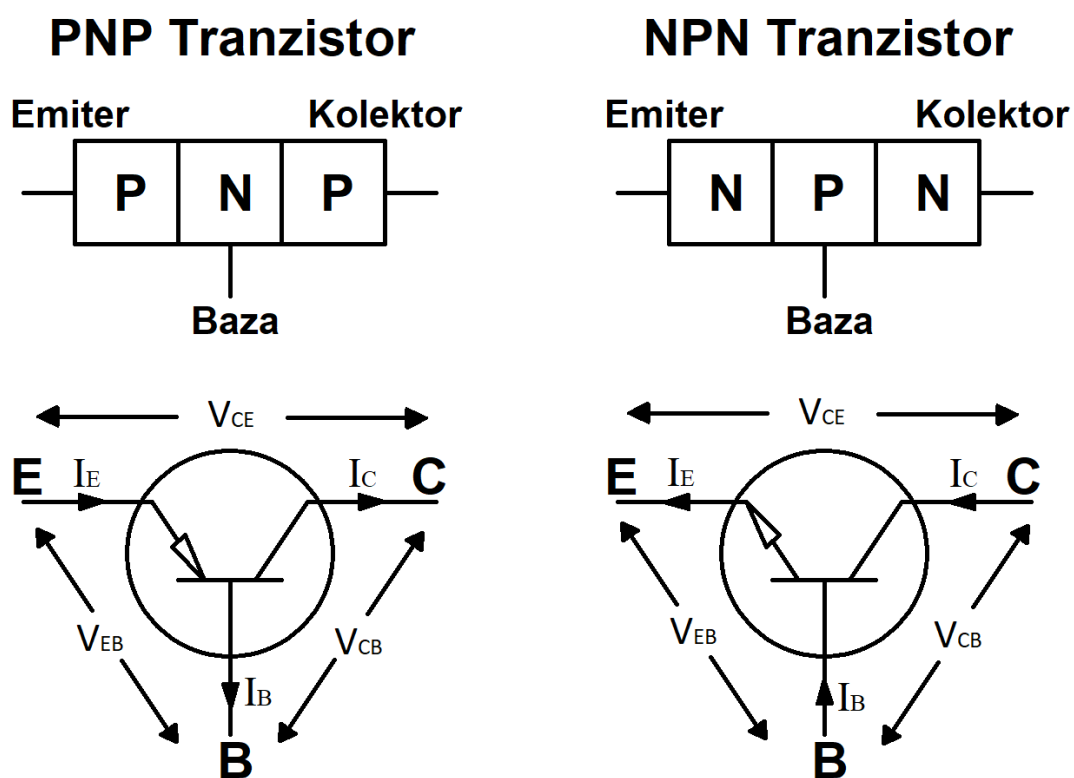


Slika 5.7. Upravljački sklop s dvije diode

Korištenjem dioda u upravljačkim sklopovima mogu se smanjiti gubici sklapanja tranzistora, ali iznos struje sklapanja i dalje ostaje ograničen unutarnjom impedancijom samog upravljačkog kruga. Daljnje smanjenje gubitaka i povećanja brzina sklapanja može se ostvariti korištenjem bipolarnih tranzistora [2, 9].

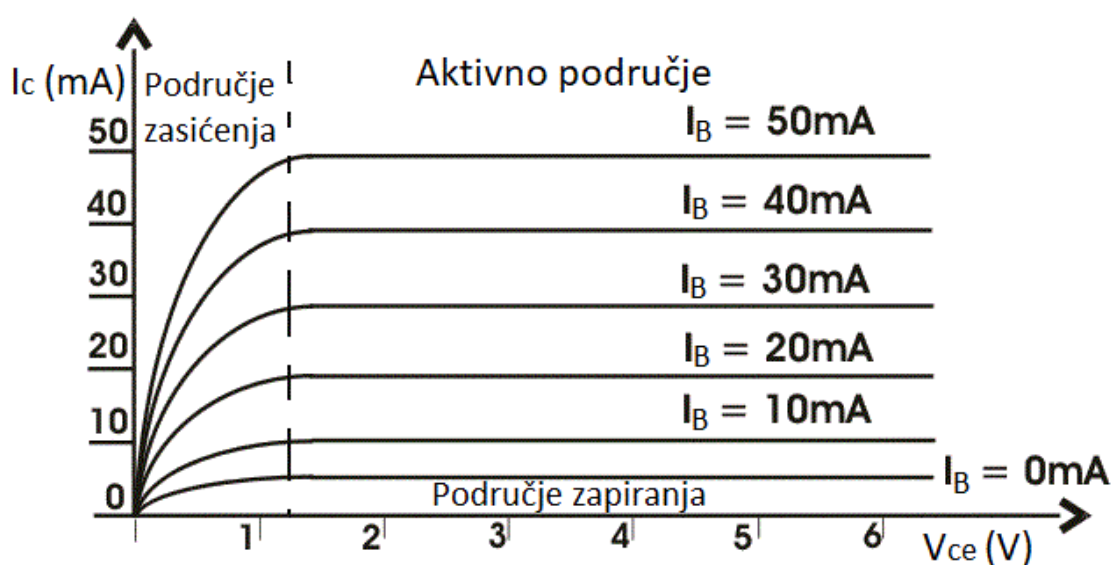
5.3.2. Korištenje bipolarnog tranzistora za povećanje brzine sklapanja

Bipolarni tranzistor je poluvodička elektronička komponenta koja se sastoji od tri elektrode: emiter (eng. *emitter*) (E), kolektor (eng. *collector*) (C) i baza (eng. *base*) (B). Bipolarni tranzistori su strujno upravljana pojačala. Iznos struje koja teče kroz kolektor I_C proporcionalno je iznosu struje koja teče kroz bazu I_B uvećane za faktor β . Struja kroz emiter I_E biti će jednaka zbroju te dvije struje. Za male iznose struje na ulazu, bipolarni tranzistor propušta velike iznose struja na izlazu. Takva karakteristika omogućuje tranzistoru da radi kao pojačalo ili sklopka. Bipolarni tranzistori se sastoje od dva p-n spoja i postoje dvije komplementarne izvedbe. NPN bipolarni tranzistor u strukturi ima dva područja n-tipa i jedno područje p-tipa dok pnp bipolarni tranzistor u strukturi ima dva područja p-tipa i jedno područje n-tipa (Slika 5.8.) [12, 13].



Slika 5.8. Struktura i simbol pnp i npn bipolarnog tranzistora [13]

Princip rada npn bipolarnog tranzistora moguće je objasniti pomoću izlazne strujne karakteristike u spoju zajedničkog emitera (Slika 5.9.). Rad pnp bipolarnog tranzistora je identičnog principa, ali sa strujama suprotnog smjera.



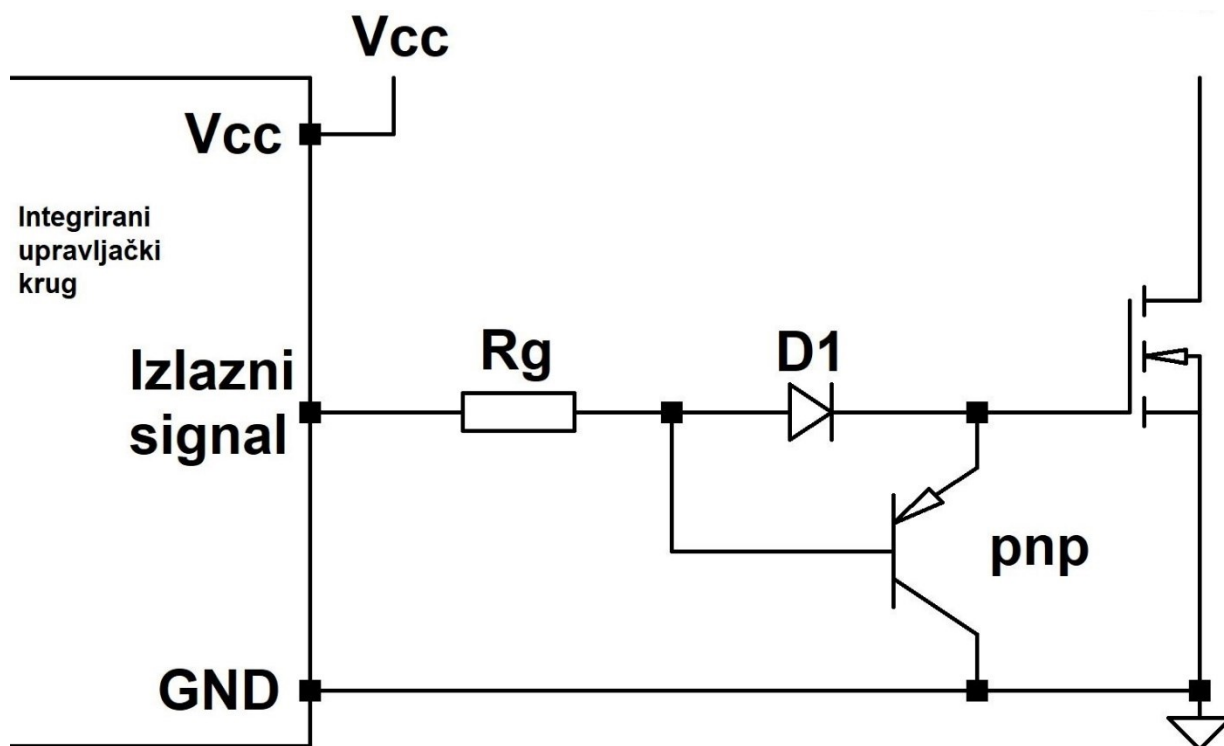
Slika 5.9. Izlazne karakteristike tipičnog npn bipolarnog tranzistora u spoju zajedničkog emitera [12]

U području zapiranja kroz tranzistor ne teče ulazna niti izlazna struja. Potencijal kolektora u odnosu na emiter je maksimalan i jednak je iznosu napona izvora napajanja. Tranzistor se u ovom području ponaša kao otvorena sklopka.

U području zasićenja kroz tranzistor teče maksimalna ulazna struja što rezultira maksimalnom izlaznom strujom. Potencijal kolektora u odnosu na emiter je minimalan i jednak je unutarnjem padu napona p-n spoja tranzistora. U ovom području tranzistor se ponaša kao zatvorena sklopka.

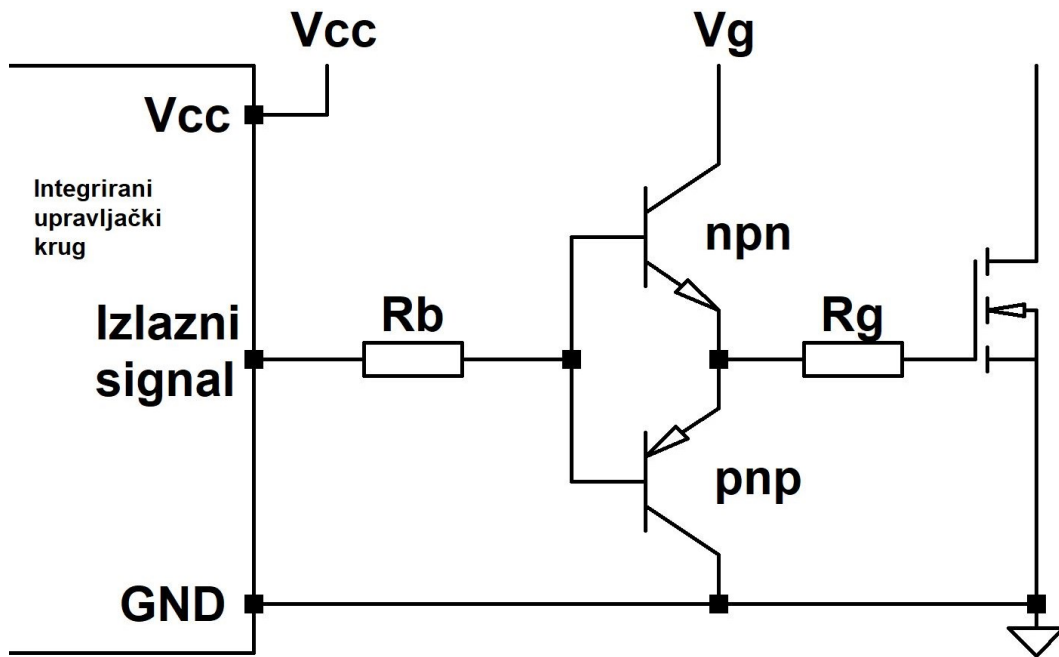
U aktivnom području tranzistor se ponaša kao pojačalo. Reguliranjem iznosa ulazne struje, proporcionalno će se mijenjati iznos izlazne struje.

Slično kao i kod korištenja diode, u upravljačkim sklopovima se najčešće koristi samo jedan bipolarni tranzistor i to za potrebe isklapanja jer se tako mogu ostvariti manji gubici i povećane brzine sklapanja (Slika 5.10.). Najveća prednost ovog sklopa je ograničenje struje isklapanja u najmanju moguću petlju između dva tranzistora. U ovom slučaju, koristimo pnp bipolarni tranzistor u konfiguraciji zajedničkog kolektora. Emiter spajamo na upravljačku elektrodu MOSFET-a, a kolektor na referentni potencijal. Na taj način moguće je koristiti bipolarni tranzistor kao sklopku upravljanjem napona na terminalu baze koju spojimo s izlazom upravljačkog kruga. Pri pozitivnom naponu na izlazu upravljačkog kruga, kroz bazu poteče struja i bipolarni tranzistor se ponaša kao otvorena sklopka između terminala kolektora i emitera zbog pozitivne polarizacije napona V_{BE} . Tada brzina uklapanja MOSFET-a ovisi samo o otporniku R_g i diodi D_1 koja je propusno polarizirana. Dioda se dodaje za zaštitu bipolarnog tranzistora od reverznog napona proboja baza-emiter spoja u početku procesa uklapanja. Kada je na izlazu upravljačkog kruga napon jednak nuli, mali iznos struje poteče od upravljačke elektrode MOSFET-a prema upravljačkom krugu kroz spoj emiter-baza pnp bipolarnog tranzistora i otpornik R_g . Bipolarni tranzistor se sada ponaša kao zatvorena sklopka zbog negativne polarizacije napona V_{BE} , te praktički kratko spaja upravljačku elektrodu MOSFET-a s referentnim potencijalom čime se ostvaruje vrlo brzo isklapanje. Struja isklapanja ne teče kroz upravljački krug čime se upola smanjuju gubici upravljačkog kruga. Kao i dioda, bipolarni tranzistor također ima unutarnji pad napona koji je važno uzeti u obzir prilikom projektiranja upravljačkog sklopa [2, 9].



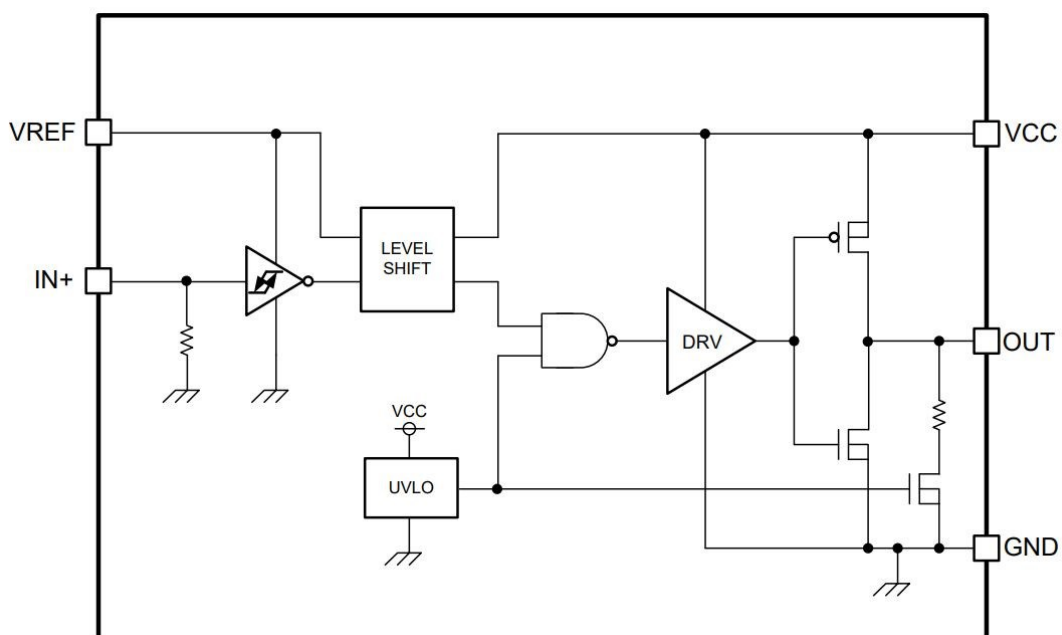
Slika 5.10. Upravljački sklop s pnp bipolarnim tranzistorom

Za povećanje brzina uklapanja i isklapanja, moguće je koristiti jedan npn i jedan pnp bipolarni tranzistor (Slika 5.11.). Princip rada je vrlo sličan. Pri pozitivnom naponu na izlazu upravljačkog kruga, npn tranzistor se ponaša kao zatvorena sklopka i spaja upravljačku elektrodu direktno s izvorom napona. Kroz pnp tranzistor ne teče struja. Kada je napon na izlazu upravljačkog kruga jednak nuli, pnp tranzistor se ponaša kao zatvorena sklopka i spaja upravljačku elektrodu direktno s referentnim potencijalom. Kroz npn tranzistor ne teče struja. Korišteni bipolarni tranzistori moraju biti komplementarni par kako bi se izbjeglo preklapanje vođenja struja. Otpornici R_g i R_b se i dalje moraju koristiti za zaštitu tranzistora od prevelikih iznosa struja. Ovakva konfiguracija omogućuje korištenje upravljačkog kruga s manjim mogućnostima maksimalne izlazne struje jer su potrebne struje baza bipolarnih tranzistora manje od potrebnih struja direktnog sklapanja MOSFET-a [2, 9].



Slika 5.11. Upravljački sklop s pnp i npn bipolarnim tranzistorima

Bipolarni tranzistori se također mogu zamijeniti s diskretnim komplementarnim parom MOSFET-a, ali je ovakvo rješenje rijetko isplativo, pa se preferira integrirano rješenje jer veliki broj integriranih upravljačkih krugova dostupnih na tržištu koriste upravo ovakvu unutarnju konfiguraciju sa dva MOSFET-a kao izlazni sklop. Primjer integriranog sklopa s mogućnosti pružanja velikog iznosa izlazne struje je BD2310G proizvođača Rohm Semiconductor (Slika 5.12.) [14].



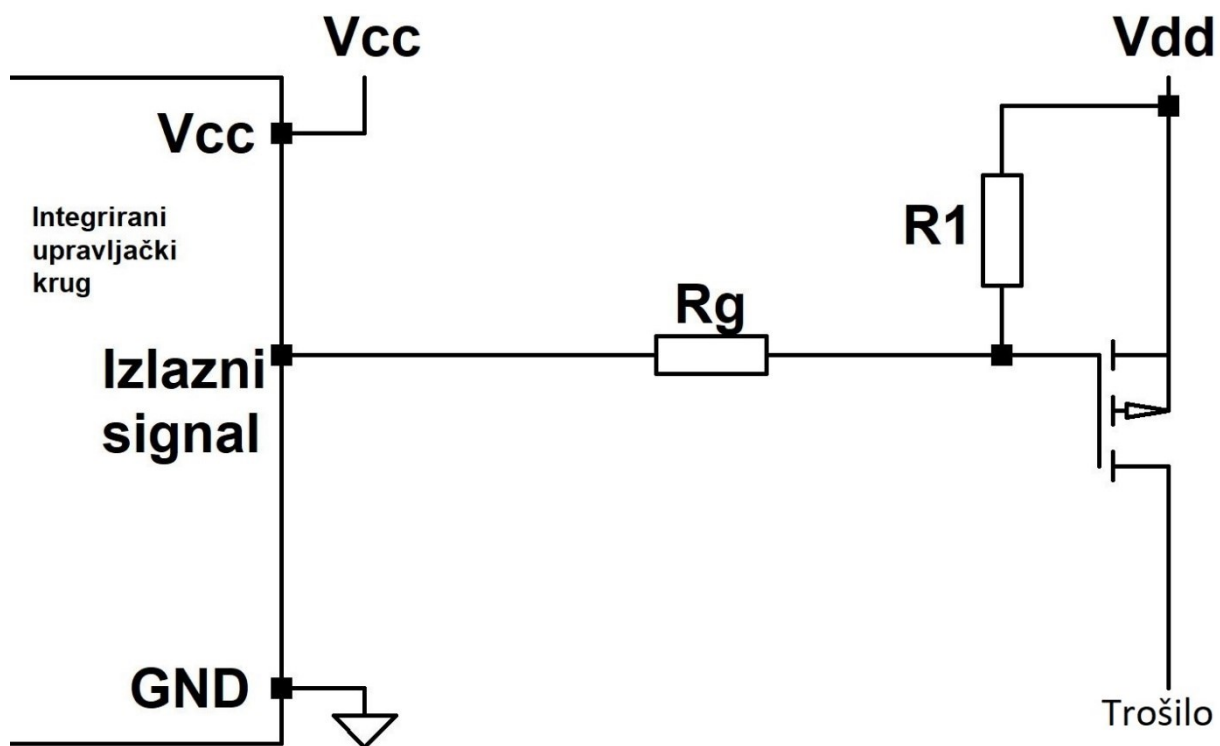
Slika 5.12. Blokovska shema BD2310G integriranog upravljačkog sklopa [14]

5.4. Upravljački sklopovi u slučaju kada je trošilo spojeno na nulti potencijal

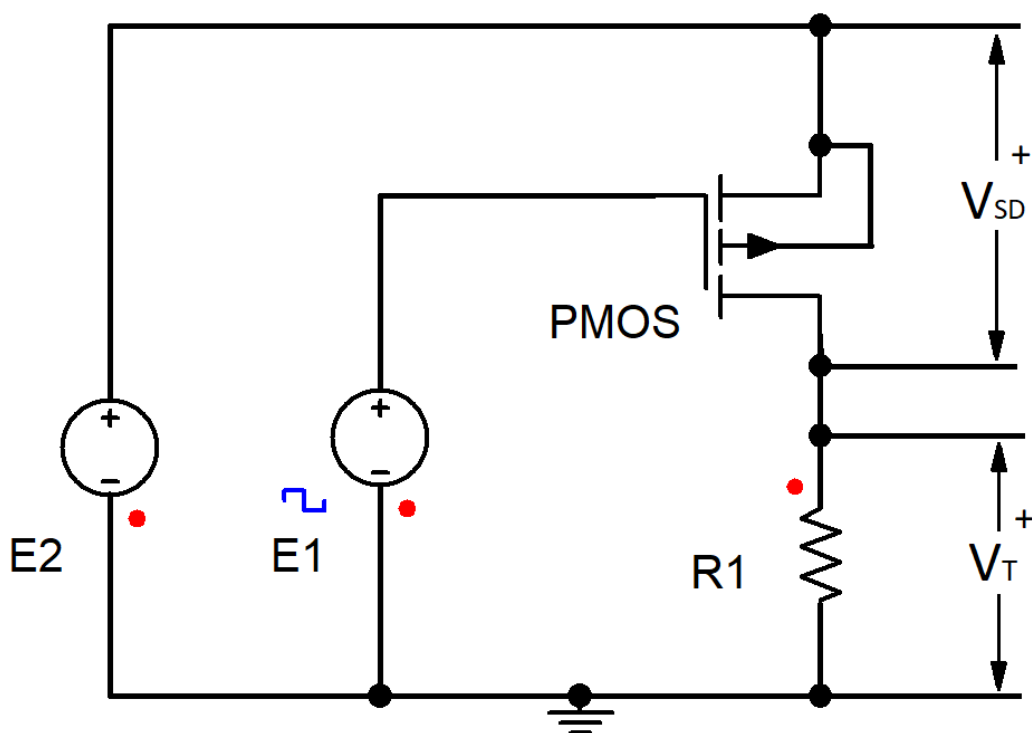
U raznim topologijama izvora napajanja često se javlja situacija kada je trošilo spojeno na nulti potencijal. U tom slučaju neće se moći koristiti prije spomenuti upravljački sklopovi n-kanalnog MOSFET-a jer se ne može zadovoljiti naponski uvjet za uklapanje tranzistora. Postoji nekoliko tehnika koje je moguće primijeniti za rješavanje ovog problema.

5.4.1. Direktno upravljani p-kanalni MOSFET

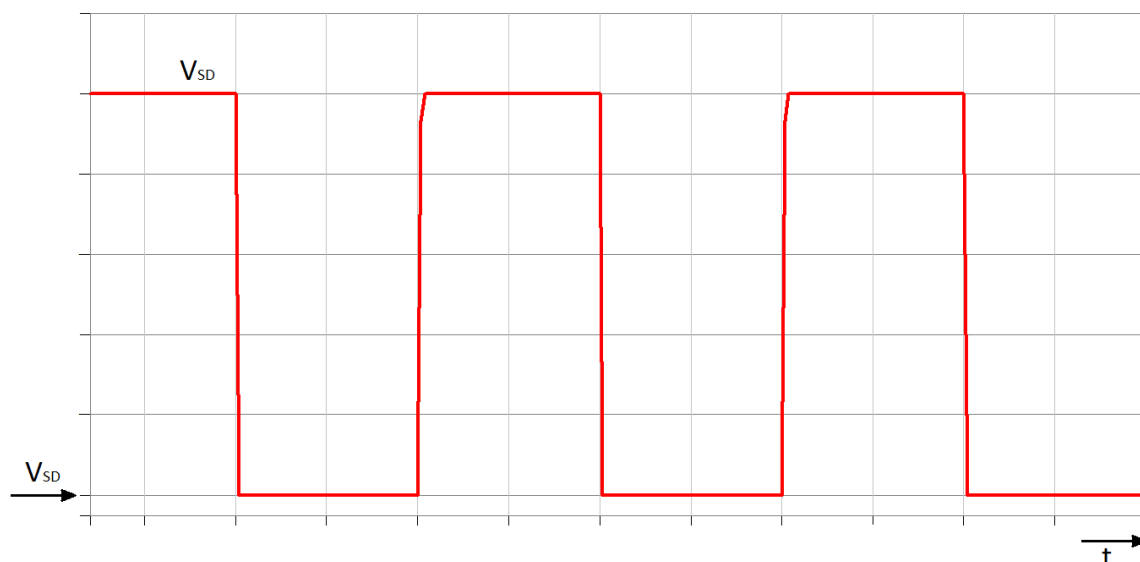
Razlog češćeg korištenja n-kanalnog MOSFET-a u odnosu na p-kanalni su bolja svojstva poput manjeg otpora vođenja $R_{ds(on)}$ i manjeg parazitnog kapaciteta između terminala. Jedna prednost p-kanalnog MOSFET-a je jednostavnost korištenja u slučaju kada je trošilo spojeno na nulti potencijal (Slika 5.13.a.). U tom slučaju, uvod MOSFET-a se spaja na potencijal izvora napajanja dok se odvod spaja na trošilo. P-kanalni MOSFET ima suprotne strujno-naponske karakteristike od n-kanalnog. Kada je potencijal upravljačke elektrode manji od potencijala uvoda za napon praga V_{TH} , tranzistor je uklopljen i ponaša se kao zatvorena sklopka. Takva karakteristika ga čini vrlo jednostavnim za korištenje s integriranim upravljačkim sklopovima jer nisu potrebni visoki iznosi napona. Otpornik R_1 koji služi za isklapanje tranzistora se u ovom slučaju spaja s potencijalom izvora napajanja. Za ovaj sklop moguće je napraviti simulaciju u programu Simplorer (Slika 5.13.b., Slika 5.13.c., Slika 5.13.d.). Prilikom projektiranja upravljačkog sklopa s p-kanalnim MOSFET-om potrebno je imati na umu da će se tranzistor uklapati za digitalno nisku razinu ulaznog signala. Ulazni signal upravljačke elektrode je tada potrebno obrnuti ili koristiti integrirani sklop namijenjen za sklapanje p-kanalnog MOSFET-a. Sve prije spomenute tehnike povećanja brzine sklapanja se mogu koristiti i u ovom slučaju [2, 9].



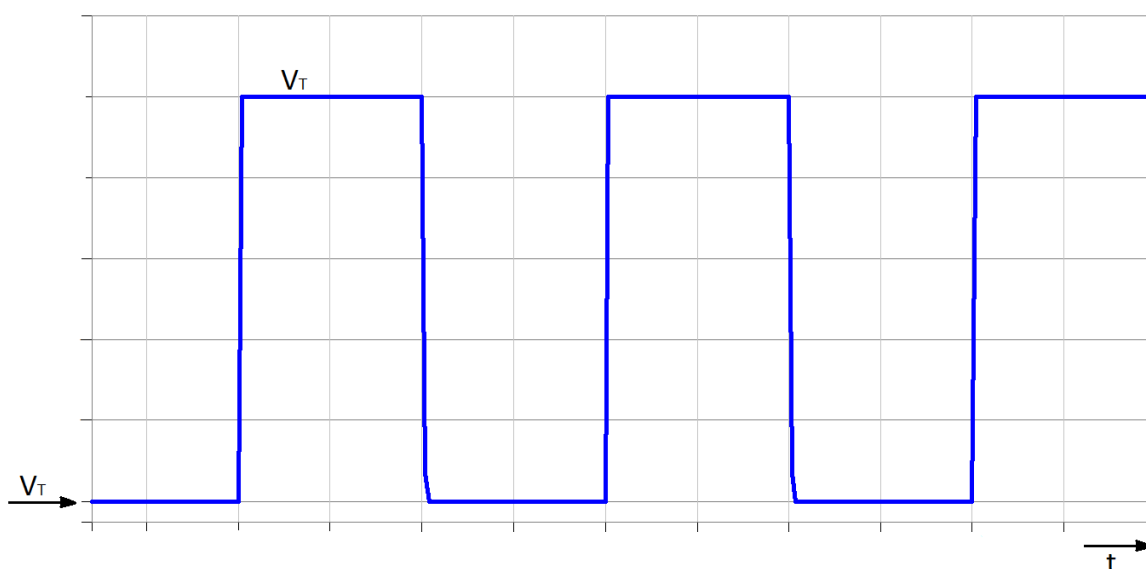
Slika 5.13.a. Direktno upravljani p-kanalni MOSFET



Slika 5.13.b. Shema simulacije sklapanja trošila pomoću p-kanalnog MOSFET-a



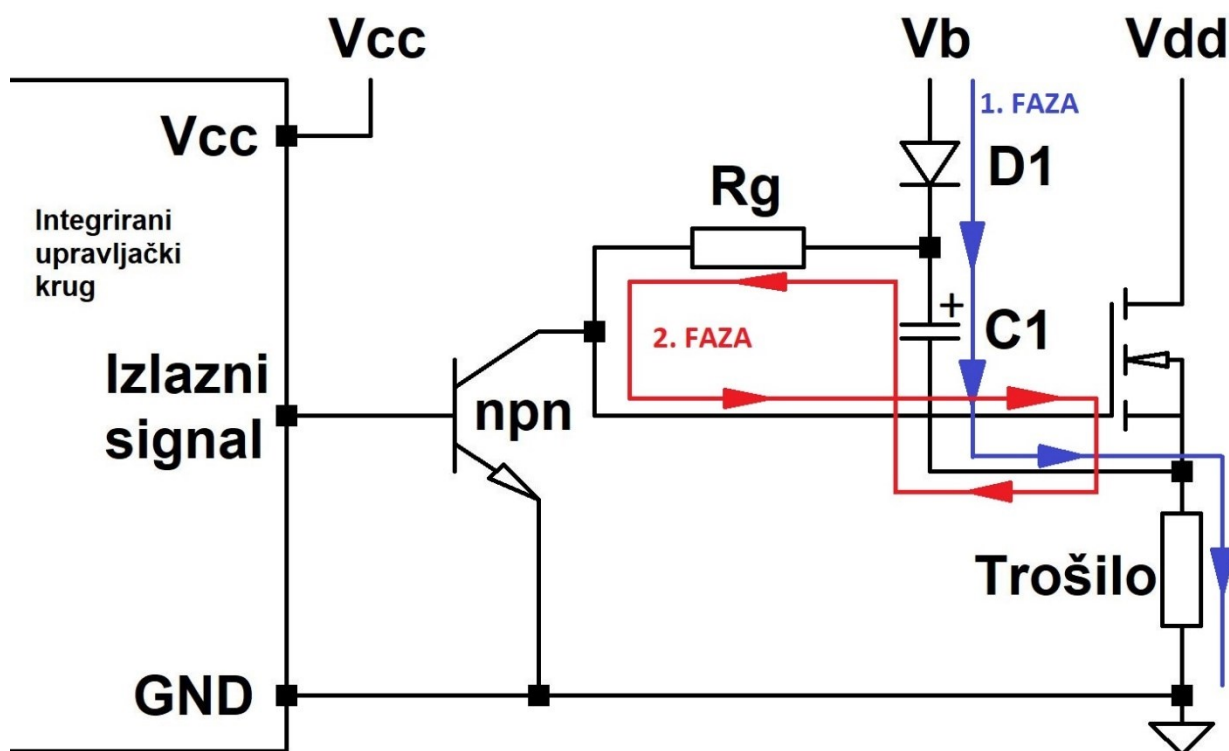
Slika 5.13.c. Simulirani valni oblik napona V_{SD} tranzistora tijekom sklapanja ($20V/d.s.$, $500\mu s/d.s.$)



Slika 5.13.d. Simulirani valni oblik trošila tijekom sklapanja ($20V/d.s.$, $500\mu s/d.s.$)

5.4.2. Tehnika korištenja kondenzatora plutajućeg potencijala

Tehnika korištenja kondenzatora plutajućeg potencijala (eng. *bootstrap*) se ostvaruje spajanjem kondenzatora u krug uklapanja MOSFET-a kako bi se postigao napon upravljačke elektrode viši od napona praga V_{TH} u slučaju kada se koristi n-kanalni MOSFET s uvodom spojenim na trošilo. Princip rada tehnike kondenzatora s plutajućim potencijalom se može podijeliti u dvije faze (Slika 5.14.).



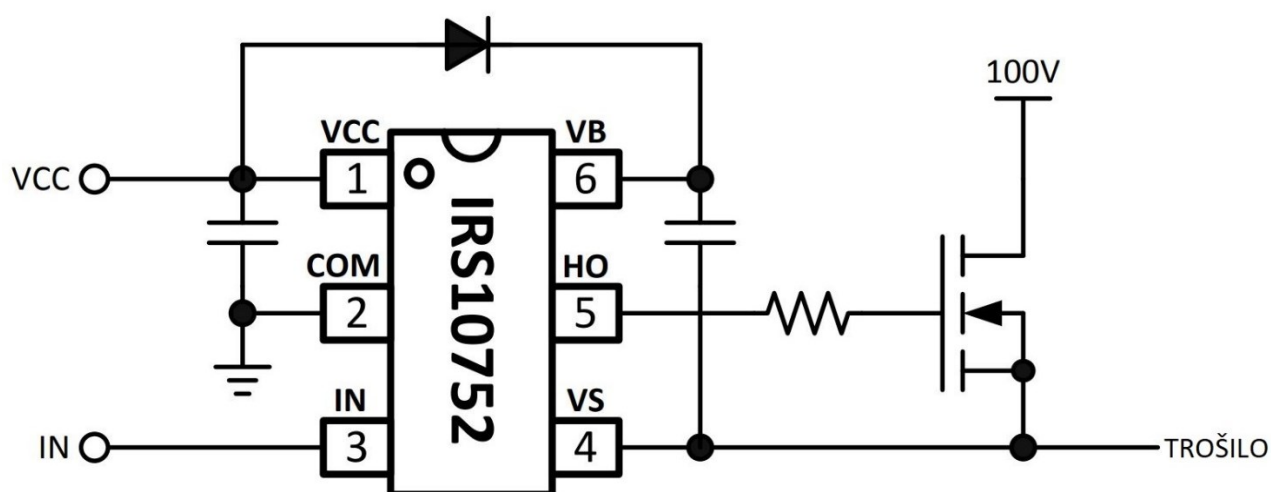
Slika 5.14. Princip rada tehnike kondenzatora plutajućeg potencijala

U prvoj fazi, izlazni napon upravljačkog kruga je pozitivan. Struja poteče kroz bazu npn bipolarnog tranzistora, te se tranzistor ponaša kao zatvorena sklopka. MOSFET se ponaša kao otvorena sklopka i kroz njega ne teče struja jer mu je upravljačka elektroda spojena s referentnim potencijalom preko bipolarnog tranzistora. Dioda D_1 je propusno polarizirana. Ona omogućuje nabijanje kondenzatora C_1 na napon V_b preko otpora trošila.

U drugoj fazi, izlazni napon upravljačkog kruga se smanjuje na nulu. Prestaje teći struja kroz bazu bipolarnog tranzistora, te se tranzistor sada ponaša kao otvorena sklopka. Na početku druge faze, MOSFET je i dalje isklapljen. Uvod je spojen sa referentnim potencijalom preko trošila što znači da je kondenzator C_1 spojen između referentnog potencijala preko otpora trošila i upravljačke elektrode MOSFET-a. To omogućuje kondenzatoru da počne nabijati kapacitet upravljačke elektrode MOSFET-a preko otpornika R_g . Potencijal upravljačke elektrode MOSFET-a u odnosu na potencijal elektrode uvida je sada dovoljno velik da MOSFET počne raditi u omskom području rada, te kroz njega počne teći struja. Napon uvida MOSFET-a se sada počne približavati naponu V_{dd} . Zbog načina spajanja kondenzatora C_1 , napon na uvodu MOSFET-a će se zbrajati s naponom kondenzatora. To omogućuje naponu upravljačke elektrode da uvijek bude viši od napona V_{dd} i da MOSFET radi u području zasićenja. Dioda je u ovoj fazi nepropusno polarizirana.

Vrijednost napona V_b određuje napon na upravljačkoj elektrodi u odnosu na uvod MOSFET-a. U prikazanom slučaju koriste se dva različita naponska izvora za kondenzator plutajućeg potencijala i izlaz MOSFET-a, međutim sklop se može ostvariti sa samo jednim naponskim izvorom ukoliko iznos napon nije viši od maksimalnog dozvoljenog napona na upravljačkoj elektrodi MOSFET-a. Vrijednost kapaciteta kondenzatora C_1 mora se odabrati tako da mu vrijednost se napona ne smanji ispod napona praga MOSFET-a tijekom jednog radnog ciklusa. Obično se uzima vrijednost deset puta veća od kapaciteta upravljačke elektrode MOSFET-a. Ova tehnika također ima ograničenje faktora opterećenja jer kondenzator mora imati dovoljno vremena za ponovno nabijanje između ciklusa [2, 9, 15].

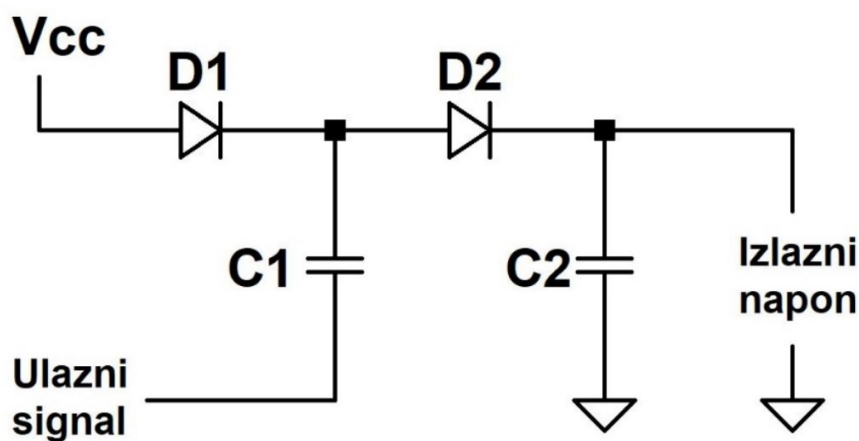
Ovaj sklop se često koristi u integriranim upravljačkim krugovima tranzistora istosmjernih ispravljača. U topologiji silaznog i silazno-ulaznog istosmjernog pretvarača, uvod MOSFET-a nije spojen na nulti potencijal, pa se ovom tehnikom ostvaruje sklapanje. Razlog čestog korištenja ovakvog sklopa je jednostavnost i mogućnost korištenja za sklapanje malih i velikih izlaznih snaga. Primjer integriranog upravljačkog sklopa plutajućeg potencijala je IRS10752 proizvođača Infineon (Slika 5.15.).



Slika 5.15. Shema tipičnog spajanja IRS10752 upravljačkog sklopa dana u tablici podataka [16]

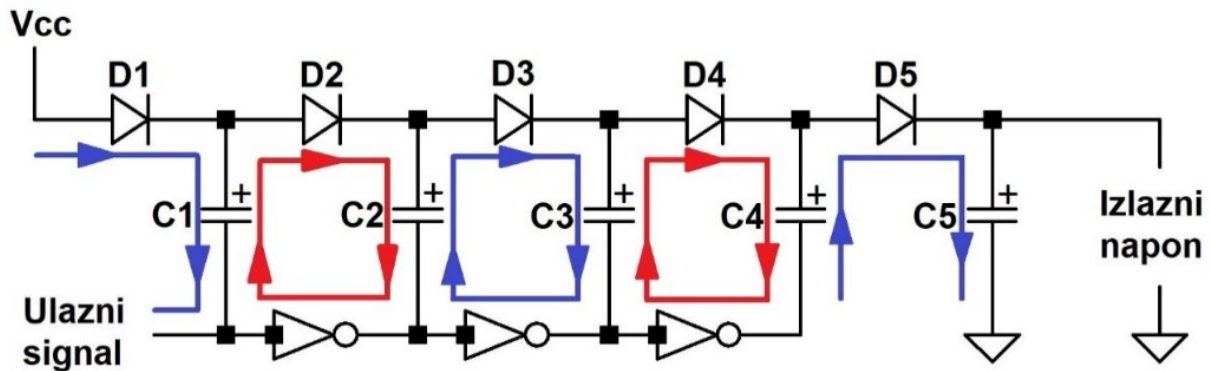
5.4.3. Naponska pumpa

Naponska pumpa je tip uzlaznog istosmjernog pretvarača. Prednost naponske pumpe je što ne koristi induktivne komponente za ostvarenje izlaznog napona većeg od ulaznog. To omogućuje veliku razinu integriranosti, pa se često koristi za potrebe malih snaga u upravljačkim krugovima tranzistora ili u baterijskim uređajima za povećanje napona. Najjednostavnija konstrukcija naponske pumpe se sastoji od dvije diode, dva kondenzatora i generatora impulsa (Slika 5.16.). U ovakvoj konfiguraciji izlazni napon će biti dva puta viši od ulaznog i umanjen za padove napona dvaju dioda. Izlazni napon može biti puno viši od ulaznog ukoliko se ovakva konfiguracija uzastopno ponovi više puta [9, 17].



Slika 5.16. Shema najjednostavnije naponske pumpe

Princip rada moguće je analizirati na četiri uzastopno spojene naponske pumpe (Slika 5.17.). U ovom slučaju potrebno je pet kondenzatora, pet dioda, ulazni istosmjerni izvor napajanja, generator kvadratnog impulsa i digitalni invertirajući logički sklop. Istu konfiguraciju moguće je ostvariti i sa dva generatora impulsa međusobno fazno pomaknuta za 180° umjesto invertirajućih vrata. Odabir vrijednosti kapaciteta kondenzatora ovisi o brzini sklapanja koju želimo postići. Princip rada može se podijeliti u dvije faze [17, 18].



Slika 5.17. Princip rada četiri uzastopno spojene naponske pumpe

U prvoj fazi, generator impulsa spaja kondenzatore C_1 i C_3 na nisku naponsku razinu, a kondenzatore C_2 i C_4 na visoku naponsku razinu. Dioda D_1 je sada propusno polarizirana i kroz nju se počne nabijati kondenzator C_1 dok ne postigne napon razine ulaznog napona umanjenog za pad napona diode. Dioda D_2 je nepropusno polarizirana i kroz nju ne teče struja.

U drugoj fazi, generator impulsa spaja kondenzatore C_1 i C_3 na visoku naponsku razinu, a kondenzatore C_2 i C_4 na nisku naponsku razinu. Dioda D_2 je sada propusno polarizirana i kroz nju se počne nabijati kondenzator C_2 . Napon tog kondenzatora će sada biti zbroj napona kondenzatora C_1 i visoke razine napona generatora impulsa umanjenog za pad napona diode. Takav postupak će se ponavljati svaki ciklus kroz sve kondenzatore i diode. Kondenzator C_5 i dioda D_5 služe za zaglađivanje izlaznog napona. Izlazni napon će tada iznositi [17]:

$$V_{IZ} = V_{UL} + N(V_{IMP} - V_F) - V_F \quad (5.1)$$

gdje je:

V_{IZ} = izlazni napon

V_{UL} = ulazni napon

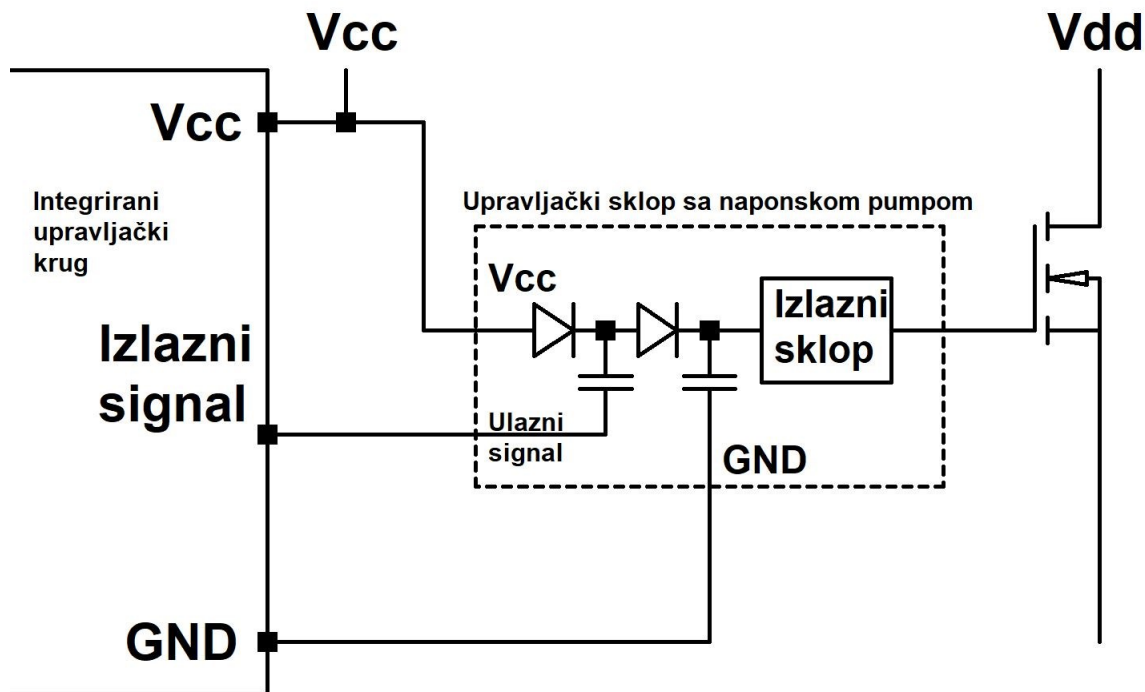
N = broj uzastopnih naponskih pumpi

V_{IMP} = visoka razina napona generatora impulsa

V_F = napon propusne polarizacije diode

U upravljačkim sklopovima MOSFET-a se koristi integrirana naponska pumpa koja u unutarnjoj strukturi koristi p-kanalne MOSFET-e umjesto dioda što omogućava viši izlazni napon i manje gubitke. Ulazni impulsi signali se najčešće ostvaruju pomoću mikrokontrolera. U slučaju kada je uvod MOSFET-a spojen na trošilo, izlazni napon naponske pumpe mora biti jednak naponu

V_{dd} uvećanom za napon praga V_{TH} MOSFET-a kako bi se postiglo uklapanje [9]. Primjer integriranog upravljačkog sklopa s naponskom pumpom je MAX1614 proizvođača Maxim Integrated.



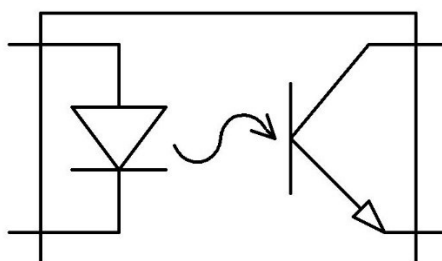
Slika 5.18. Upravljački sklop s integriranom naponskom pumpom

5.5. Metode galvanске izolacije upravljačkih sklopova

Svrha galvanске izolacije je prijenos signala i snage bez direktnog spajanja vodičem kako bi se odvojili visoki i niski naponi. Ovime se štite ljudi i oprema od visokih iznosa udarnih struja i napona. U upravljačkim krugovima, izolacija se koristi za zaštitu upravljačkih elektroda od visokih primarnih napona koji mogu uništiti tranzistor. Izolirani upravljački krugovi moraju imati nisku izlaznu impedanciju kako bi se smanjili gubici vođenja i visoku brzinu sklapanja kako bi se smanjili gubici sklapanja. Postoji nekoliko načina kako se može ostvariti galvanška izolacija upravljačkog sklopa [2, 9, 19].

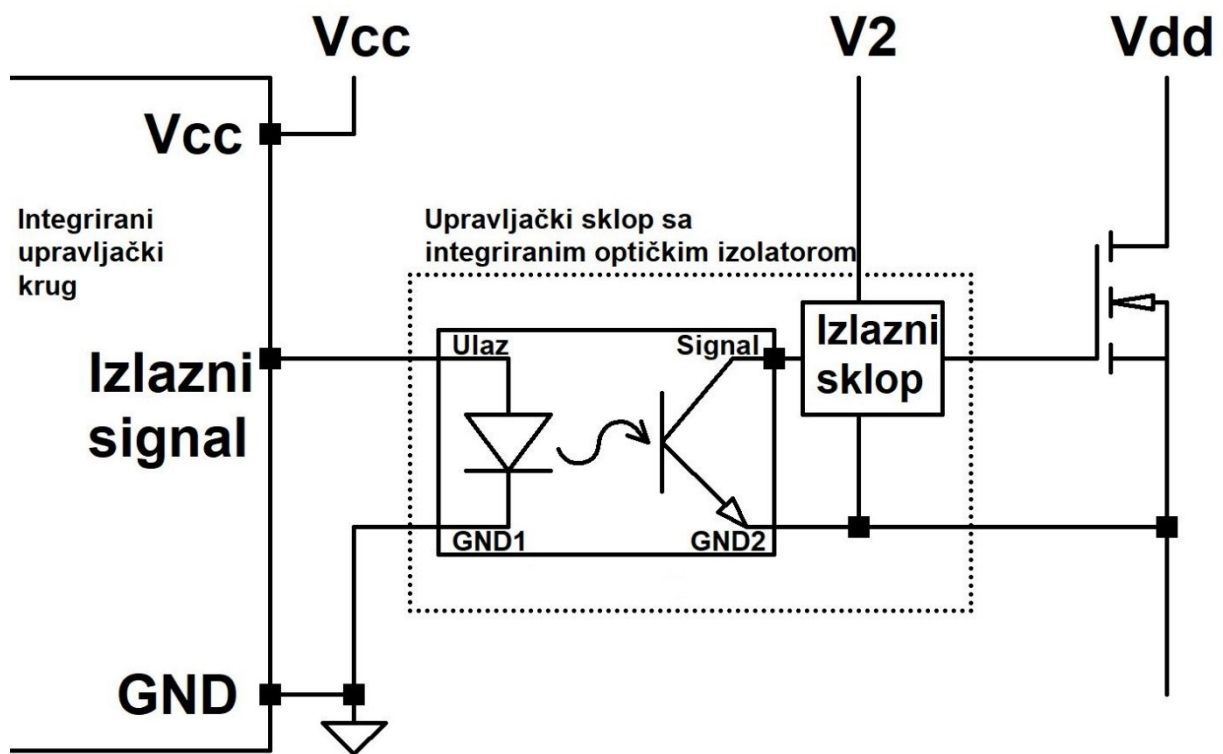
5.5.1. Upravljački sklop s optičkim izolatorom

Optički izolator (eng. *optocoupler*) je elektronička komponenta koja se sastoji od svjetleće diode koja emitira infracrveno svjetlo na primarnoj strani i foto-tranzistora na sekundarnoj strani (Slika 5.19.). Kada kroz svjetleću diodu teče struja, emitira se infracrveno svjetlo čiji intenzitet linearno ovisi o iznosu struje kroz diodu. Na sekundarnoj strani nalazi se foto-tranzistor koji ima optički senzor koji se ponaša kao baza običnog bipolarnog tranzistora. Pri emitiranju svjetla na senzor, tranzistor se uklapa i ponaša kao zatvorena sklopka između terminala emitera i kolektora. Iznos struje koju će tranzistor propuštati ovisi o intenzitetu emitirane svjetlosti na njegov optički senzor. Time se postiže galvanska izolacija [20].



Slika 5.19. Simbol optičkog izolatora

U upravljačkim sklopovima tranzistora, optički izolatori se koriste samo za prijenos signala jer korišteni foto-tranzistori nisu prikladni za prijenos dovoljne snage i direktno sklapanje upravljačke elektrode, pa se najčešće koristi integrirani upravljački sklop zajedno s optičkim izolatorom (Slika 5.20.). Najveći nedostatak korištenja optičkog izolatora je potreba za izoliranim izvorom napajanja na sekundarnoj strani za potrebe napajanja integriranog upravljačkog kruga. U modernim topologijama izvora napajanja često će postojati nekoliko izoliranih naponskih razina koje se mogu koristiti, ali ako ih nema i nije ih moguće izvesti mora se koristiti jedna od ostalih metoda izolacije upravljačkog sklopa. Prednost imaju nad drugim metodama izolacije u svojoj maloj veličini i visokom stupnju integracije. Optički izolatori štite od visokih napona do 10kV i imaju mogućnost sklapanja do 1MHz [19, 21]. Primjer optički izoliranog integriranog upravljačkog sklopa je FOD3150 proizvođača ON Semiconductor.



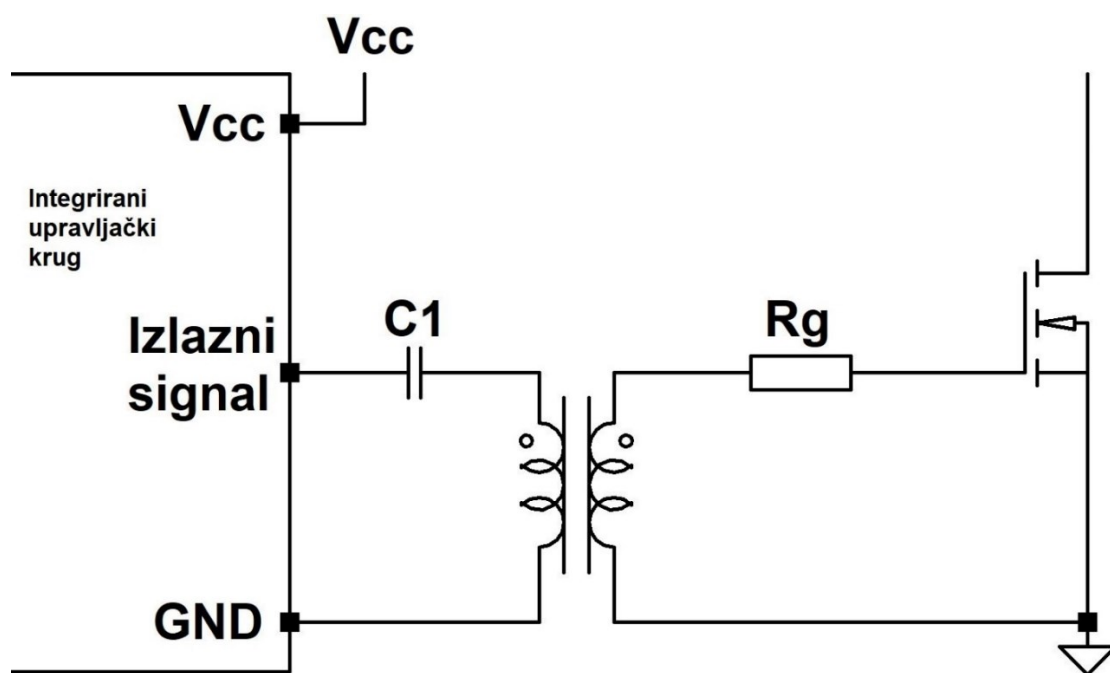
Slika 5.20. Upravljački sklop s optičkim izolatorom

5.5.2. Upravljački sklop s transformatorom

Transformator je elektronička komponenta koja prenosi električnu energiju pomoću magnetske indukcije. Sastoji se od primarnog namota, sekundarnog namota i feromagnetne jezgre. Promjenjiva struja kroz primarni namotaj proizvest će promjenjivi magnetski tok u jezgri koji će inducirati napon na ostalim namotajima. To omogućuje transformatoru prijenos signala i energije. Izlazni napon ovisiti će o omjeru namotaja primarne i sekundarne zavojnice [2, 19].

U upravljačkim sklopovima, transformatori se koriste za prijenos signala, ali se također mogu koristiti i za direktno sklapanje upravljačke elektrode MOSFET-a (Slika 5.21.). Ukoliko je potreban veći iznos struje sklapanja, mogu se koristiti prije navedene metode povećanja struje ili se može koristiti integrirani upravljački sklop zajedno s transformatorom. U odnosu na optički izolator, korištenje transformatora ima nekoliko prednosti. Na sekundarnoj strani transformatora nije nam potreban izolirani izvor napajanja jer sam transformator može služiti kao napajanje. Transformator također može sklopiti MOSFET u slučaju kada mu je uvod spojen na trošilo, te može imati više izlaza na istoj jezgri za potrebe sklapanja polumosnih ili mosnih topologija. Još jedna prednost je mogućnost smanjenja ili povećanja izlaznog napona u odnosu na ulazni napon odabirom omjera dva namotaja. Upotreba transformatora za izolaciju upravljačkog sklopa ima i

nekoliko nedostataka. Transformatori su ograničeni faktorom opterećenja do 50%. Nakon svakog ciklusa, magnetski tok jezgre transformatora se mora poništiti kako bi se izbjeglo zasićenje. U seriju s primarnim namotajem se često dodaje kondenzator koji eliminira istosmjernu komponentu signala. Transformatori su također fizičkom veličinom najveće rješenje izolacije upravljačkog sklopa, pa nisu primjereni za male uređaje ili uređaje visoke gustoće. Mogu se koristiti za potrebe sklapanja frekvencija do 1MHz, dok razina izolacije ovisi o samoj konstrukciji transformatora [2, 19]. Primjeri transformatora za upotrebu u upravljačkim sklopovima su 786J serija transformatora proizvođača Murata Power Solutions.

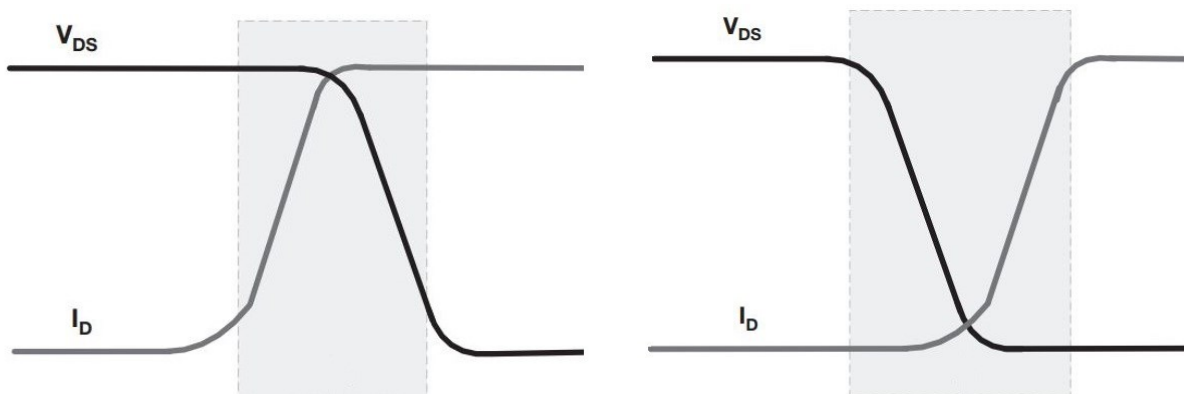


Slika 5.21. Upravljački sklop s transformatorom

5.6. Metoda sklapanja pri nultom naponu

Metoda sklapanja pri nultom naponu (eng. *zero voltage switching*) odnosi se na sklapanje MOSFET-a u trenutku kada je izlazni napon između odvoda i uvoda V_{DS} jednak nuli. Takav napon se ostvaruje pražnjenjem izlaznog parazitnog kapaciteta C_{OSS} MOSFET-a prije njegova uklapanja. Pražnjenje tog kapaciteta se može postići dodavanjem serijski spojenog kondenzatora u krug glavnog transformatora čime se postiže rezonancija ili fazno pomaknutim uklapanjem mosnog spoja MOSFET-a. Kao što smo prije spomenuli, najveći dio gubitaka sklapanja otpada na vrijeme kada se preklapaju valni oblici napona V_{DS} i struje I_D (Slika 5.22.). Povećanjem brzine sklapanja

ovi gubici se mogu umanjiti, ali ovom metodom se mogu potpuno izbjeći. Ova metoda je kompleksna za projektiranje, pa se većinom koristi u mosnim i polumosnim topologijama istosmjernih pretvarača velikih izlaznih snaga i frekvencija sklapanja jer su tada i najveći potencijalni gubici sklapanja. Još jedna prednost ove metode je smanjena proizvodnja elektromagnetskih smetnji. Pretvarači s ovom tehnikom se koriste u indukcijskim štednjacima, istosmjernim pretvaračima fotonaponskih sustava i punjačima baterija [22].



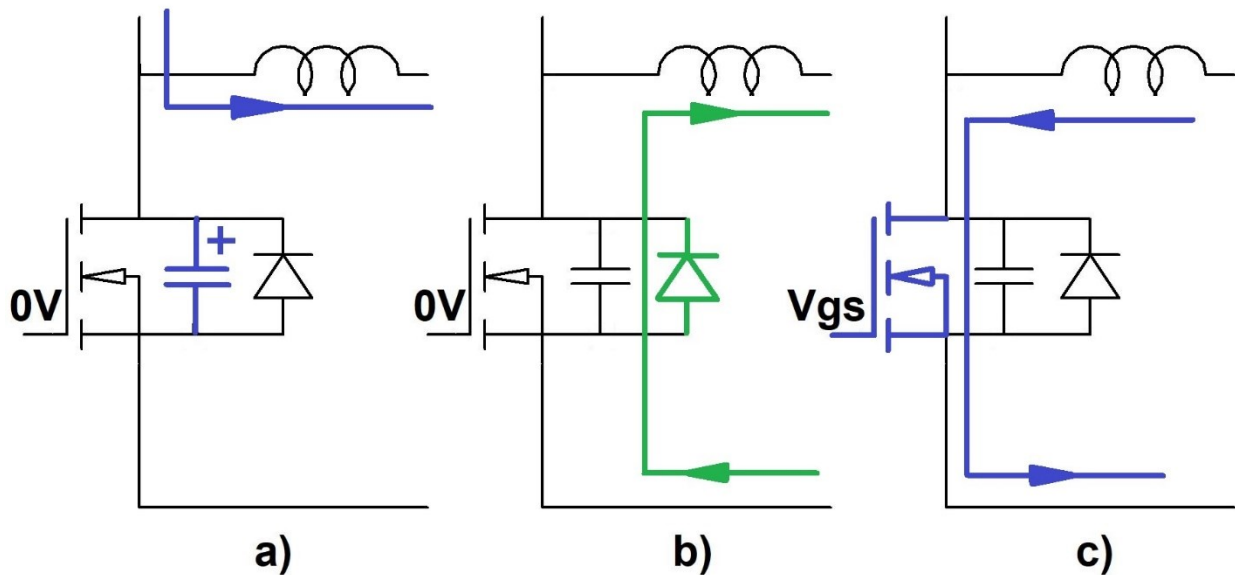
Slika 5.22. Preklapanje valnih oblika normalnog sklapanja (lijevo) i sklapanja pri nultom naponu (desno) [22]

Princip uklapanja MOSFET-a pri nultom naponu moguće je analizirati u tri faze (Slika 5.23.):

U prvoj fazi, MOSFET je isklapljen i njegov izlazni parazitnog kapacitet C_{OSS} je nabijen na napon jednak polovici ulaznog napona napajanja kao posljedica načina spajanja polumosnog spoja. Napon V_{DS} jednak je naponu parazitnog kondenzatora (Slika 5.23.a.).

U drugoj fazi, gornji MOSFET polumosnog spoja se isklapa, te struja magnetiziranja transformatora nastavlja teći kroz integriranu diodu donjeg MOSFET-a čime se prazni izlazni parazitni kapacitet. Napon V_{DS} je sada jednak padu napona integrirane diode (Slika 5.23.b.). Mijenjanjem vremena ove faze moguće je omogućiti potpuno pražnjenje parazitnog kapaciteta.

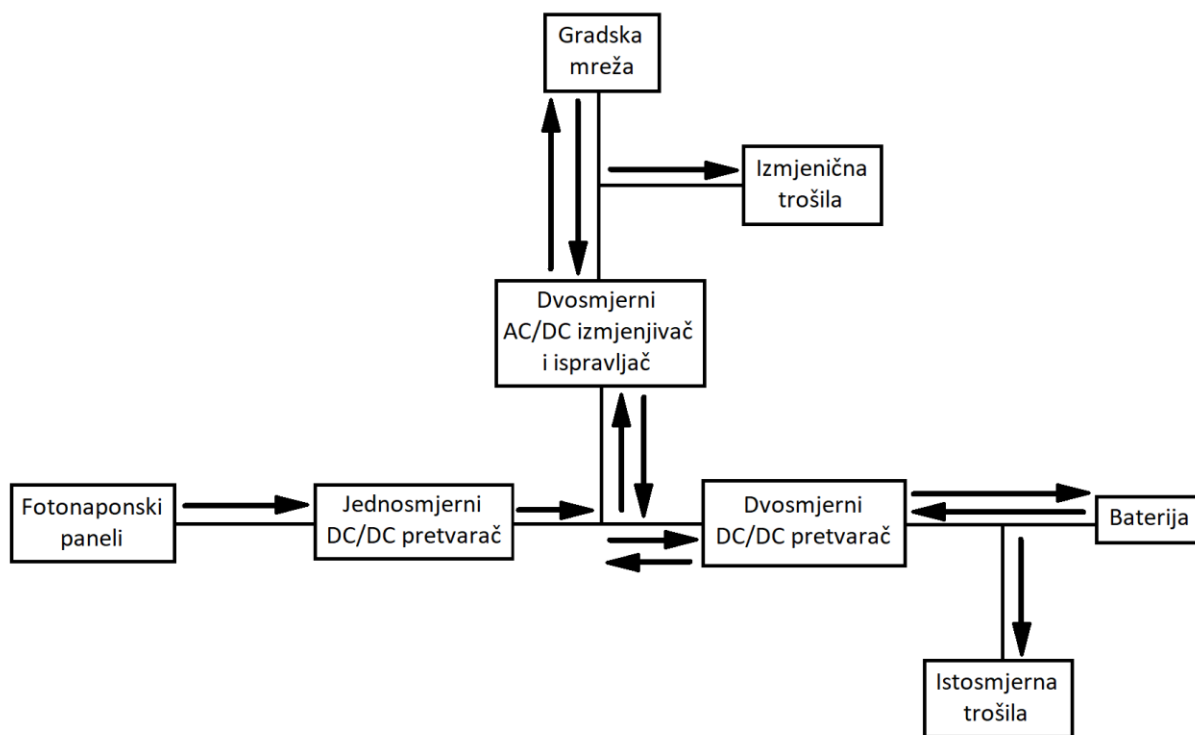
U trećoj fazi, MOSFET se uklapa s praktički nultim naponom između odvoda i uvoda, te primarna struja transformatora sada teče kroz sam MOSFET (Slika 5.23.c.). Nakon toga, MOSFET se isklapa i proces se ponavlja.



Slika 5.23. Princip uklapanja MOSFET-a pri nultim naponom

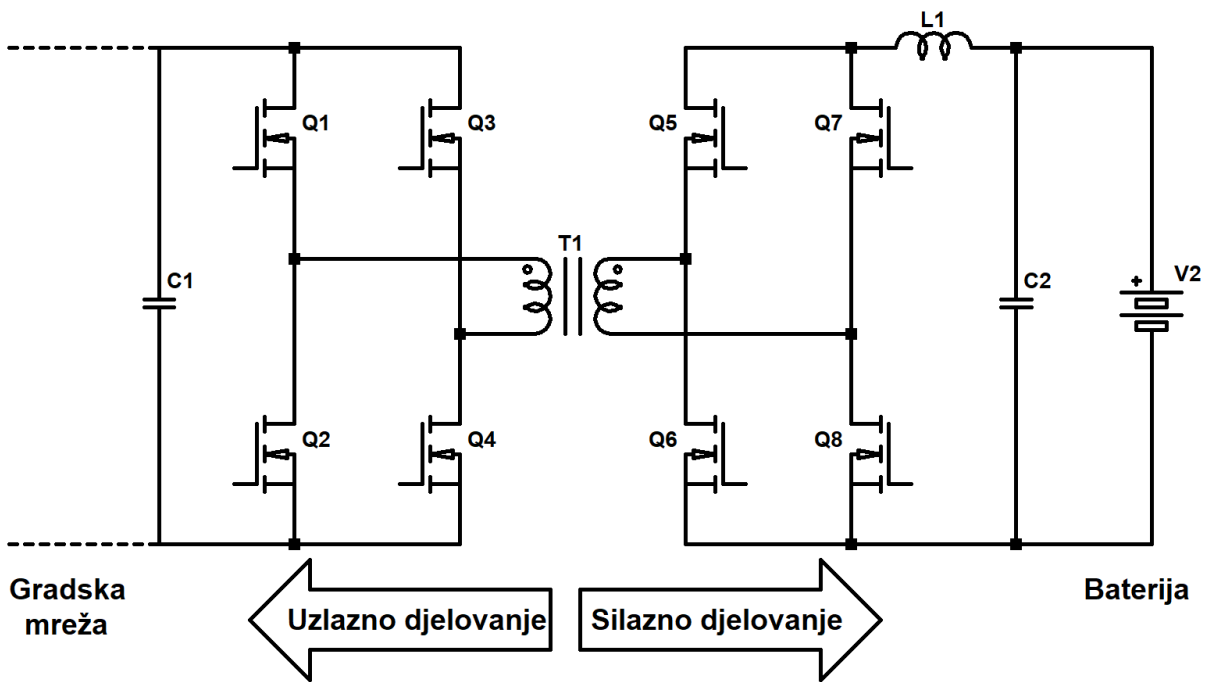
5.7. Primjeri u fotonaponskom sustavu

Fotonaponski sustav je skup fotonaponskih ćelija, izmjenjivača i pretvarača koji zajedno pretvaraju sunčevu energiju u električnu energiju za napajanje trošila. Ovakvi sustavi se sastoje od mnogo električnih sklopova i komponenti. Svaki od tih sklopova i komponenti će sadržavati tranzistore koji se moraju sklapati upravljačkim sklopovima. Za uspješno projektiranje upravljačkog sklopa, potrebno je sklop prilagoditi korištenom tranzistoru i njegovoj namjeni. Fotonaponski sustavi se mogu izvesti na više različitih načina. Na primjeru dvosmjernog fotonaponskog sustava moguće je analizirati način djelovanja pojedinih sklopova i proces odabira upravljačkih sklopova njegovih tranzistora (Slika 5.24.). Dvosmjerni fotonaponski sustav može predavati proizvedenu energiju u gradsku mrežu, ali i preuzimati energiju u slučaju nedovoljne proizvodnje. Glavni sklopovi od kojih se sastoji su dvosmjerni trofazni izmjenjivač i pretvarač i dvosmjerni mosni istosmjerni pretvarač [23].



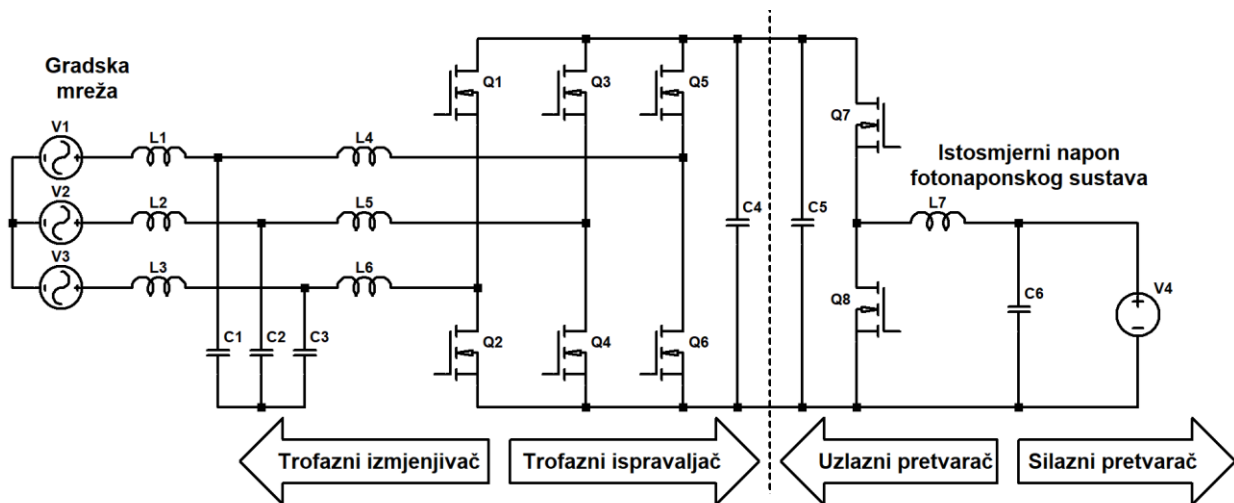
Slika 5.24. Blok shema dvosmjernog fotonaponskog sustava

Dvosmjerni mosni pretvarač istosmjernog napona je sklop koji pretvara istosmjerni napon na ulazu u viši ili niži istosmjerni napon na izlazu (Slika 5.25.). U fotonaponskim sustavima se koristi za spajanje baterije čiji je tipičan iznos napona od 12V do 48V na sustav fotonaponskih ćelija čiji je tipičan iznos izlaznog napon od 12V do 90V. Tijekom dana, kada fotonaponske ćelije proizvode energiju, baterija se puni viškom proizvedene energije i pretvarač radi u silaznom načinu rada. Izlazni napon fotonaponskih ćelija se mijenja ovisno o razini proizvodnje energije pa je pretvarač nužan za stvaranje konstantnog napona potrebnog za punjenje baterije. Tijekom noći, kada fotonaponske ćelije ne proizvode energiju, trošila se mogu napajati baterijom preko pretvarača koji u ovom slučaju radi u uzlaznom načinu rada. Zbog relativno malih napona baterije, za trošila velike snage, kroz pretvarač će teći velika struja, pa je pravilno projektiranje upravljačkih sklopova tranzistora nužno za smanjenje gubitaka vođenja. U ovakvom pretvaraču koristi se integrirani upravljački sklop čiji je izlazni naponi blizu maksimalnog dopuštenog napona upravljačke elektrode tranzistora kako bi se postigao što manji otpor uklopljenog stanja $R_{ds(on)}$. Zavojnica L_1 se dodaje za povećanje učinkovitosti pretvarača u silaznom načinu rada [23].



Slika 5.25. Shema dvosmjernog mosnog pretvarača

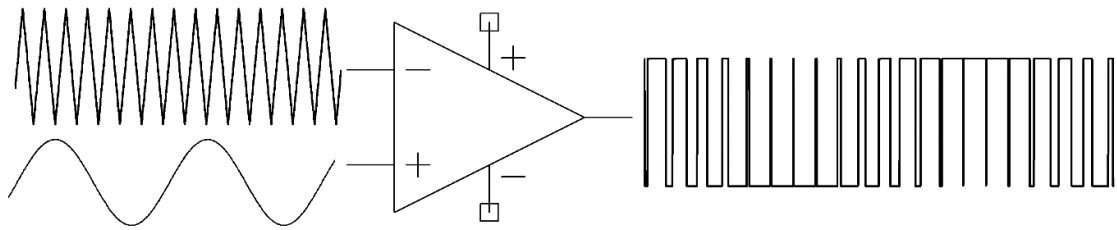
Dvosmjerni trofazni mosni izmjenjivač i pretvarač je sklop koji može napajati istosmjerna trošila i baterije fotonaponskog sustava energijom iz gradske mreže, te također proizvedenu energiju fotonaponskog sustava predavati natrag u mrežu. Sklop se sastoji od trofaznog izmjenjivača i silazno-uzlaznog istosmjernog pretvarača (Slika 5.26.). Zbog velikog broja tranzistora i velike frekvencije sklapanja, za ovakve izmjenjivače se koristi integrirani upravljački sklop s mogućnosti pružanja velikih iznosa struja uklapanja i isklapanja upravljačke elektrode tranzistora. Takvi sklopovi smanjuju vrijeme uklapanja i isklapanja i time minimiziraju gubitke sklapanja. Također se može koristiti galvanska izolacija upravljačke elektrode za zaštitu tranzistora od prevelikih napona gradske mreže. Ukoliko je potrebno, galvanska izolacija se može ostvariti i između izmjenične i istosmjerne grane sklopa dodavanjem transformatora između kondenzatora C_4 i C_5 [24].



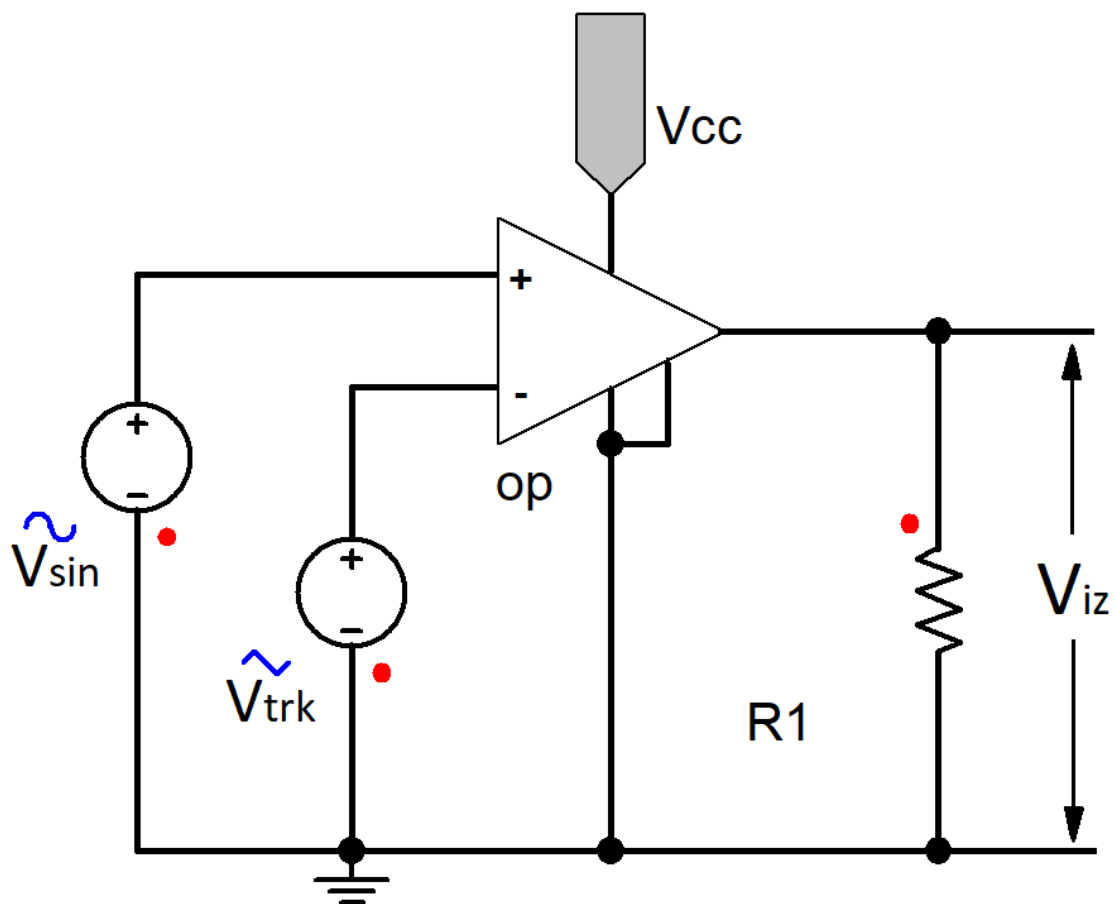
Slika 5.26. Shema dvosmjernog trofaznog izmjenjivača i pretvarača

U slučaju kada fotonaponski sustav proizvodi višak energije, ta energija se može predati u gradsku mrežu. Prvo se istosmjerni napon fotonaponskog sustava podigne na razinu pogodnu za pretvorbu u izmjenični napon pomoću uzlaznog istosmjernog pretvarača. Zatim se istosmjerni napon pomoću trofaznog izmjenjivača pretvara u izmjenični napon jednakog iznosa i frekvencije gradske mreže. Posljednji korak je uklanjanje visokofrekventnog šuma proizvedenog sklapanjem, što se postiže dodavanjem nisko-propusnog filtra izvedenog sa dvije zavojnice i jednim kondenzatorom u svakoj fazi izmjeničnog napona.

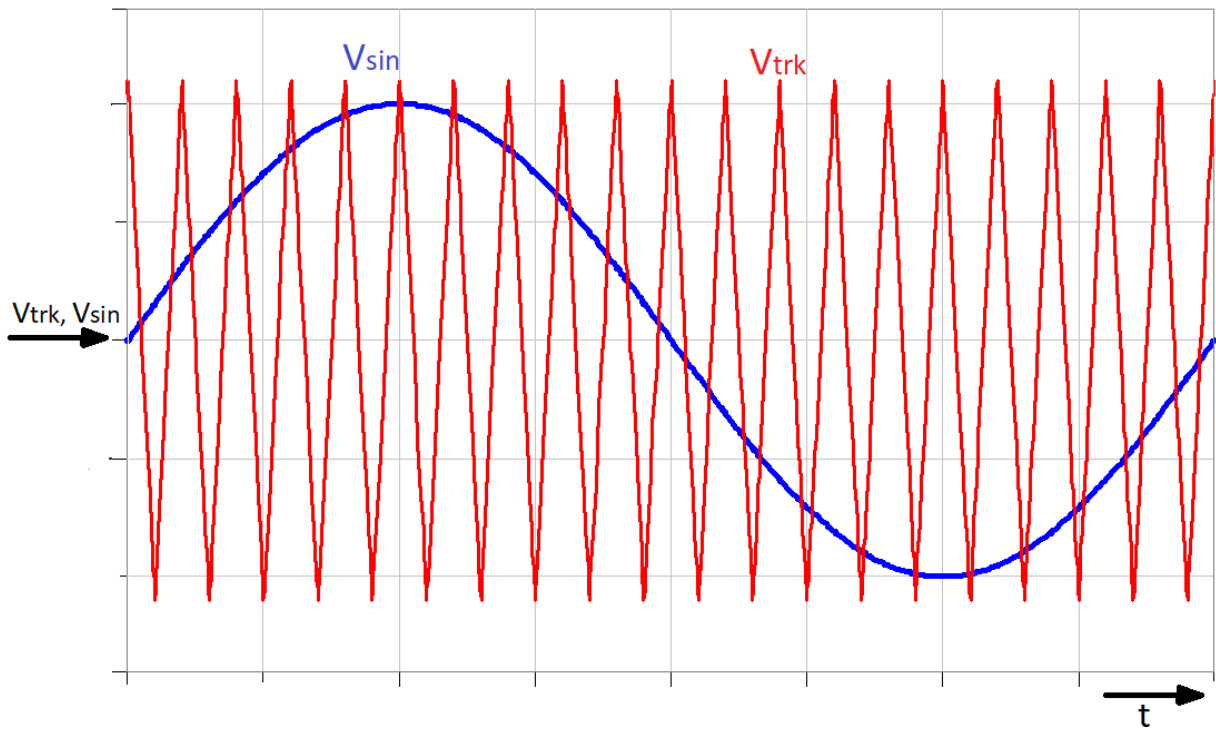
Za postizanje izlaznog sinusnog napona, tranzistori trofaznog mosnog izmjenjivača se moraju sklapati širinsko-impulsnom modulacijom pravokutnog signala visoke frekvencije. Za određeni period, signal mora imati jednaku površinu volt-sekundi kao i željeni izlazni sinusni signal. Takav signal se može ostvariti pomoću komparatora (Slika 5.27.a.). Na jedan ulaz komparatora spojimo trokutasti signal visoke frekvencije, a na drugi ulaz spojimo referentni sinusni signal jednake amplitude kao trokutasti signal. Usporedbom dva signala, na izlazu ostvarimo modulirani pravokutni upravljački signal pogodan za sklapanje tranzistora trofaznog mosnog spoja [24]. Ovaj sklop moguće je prikazati simulacijom u programu Simplorer (Slika 5.27.b., Slika 5.27.c., Slika 5.27.d.).



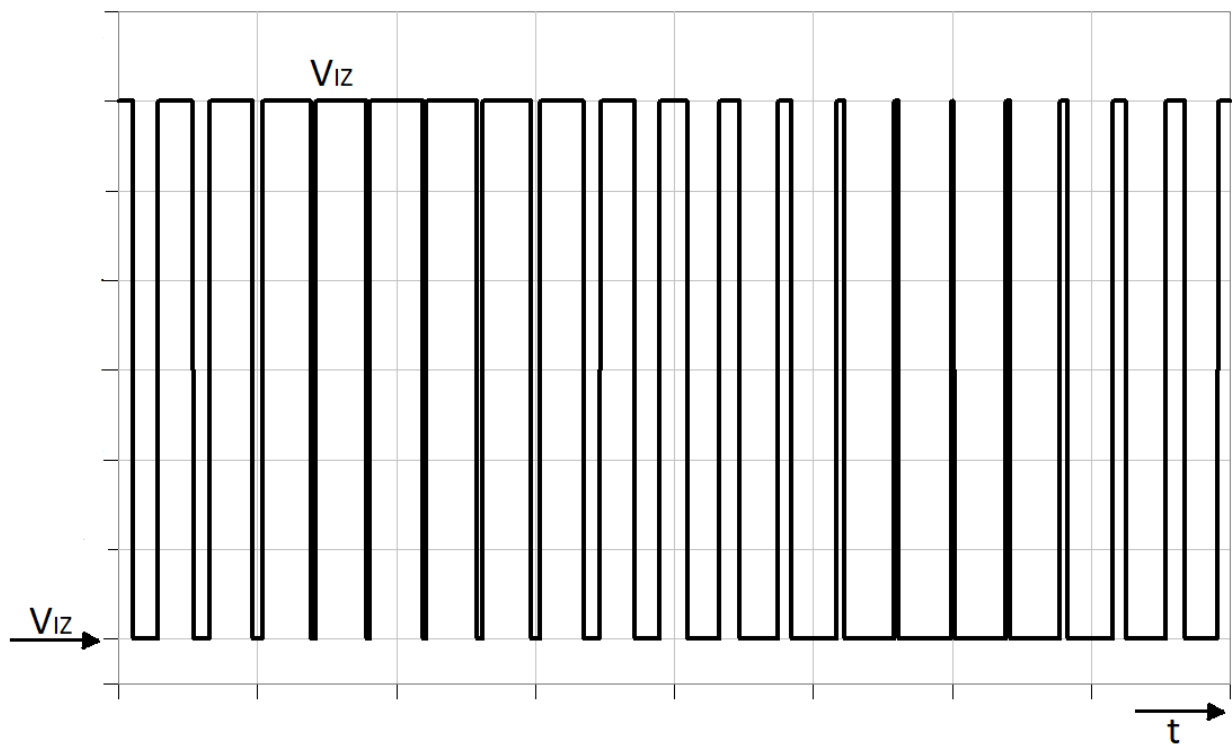
Slika 5.27.a. Način dobivanja sinusnog širinsko-impulsnog signala



Slika 5.27.b. Shema simulacije dobivanja sinusnog širinsko-impulsnog signala



Slika 5.27.c. Valni oblici ulaznih signala komparatora (5V/d.s., 2,5ms/d.s.)



Slika 5.27.d. Valni oblik izlaznog signala komparatora (2,5V/d.s., 2,5ms/d.s.)

U slučaju kada fotonaponski sustav ne proizvodi dovoljno energije za napajanje trošila i punjenje baterije, energija se može preuzeti iz gradske mreže. Trofazni mosni spoj se tada ponaša kao trofazni ispravljač, te je na njegovom izlazu istosmjerni napon. Integrirane diode MOSFET-a će se ponašati kao ispravljač, međutim bolja učinkovitost se može postići sklapanje MOSFET-a u trenucima kada bi im integrirane diode vodile struju. To se može postići detektiranjem nultog prijelaza napona gradske mreže i uklapanjem i isklapanjem potrebnih tranzistora u pozitivnom i negativnom ciklusu izmjeničnog napona [24].

6. ZAKLJUČAK

Tranzistori su najvažnija elektronička poluvodička sklopka u energetskej elektronici. Za potrebe sklapanja velikih snaga s visokom učinkovitosti, tranzistori s efektom polja su se pokazali kao najbolji. Njihov pravilan rad i učinkovitost uvelike ovisi o pravilno projektiranom upravljačkom sklopu. Gubici sklapanja tranzistora ovise o brzini sklapanja koju mogu postići. Diskretne komponente koje se mogu dodati u krug sklapanja kako bi se povećala brzina su diode i bipolarni tranzistori. Zaštita upravljačkog sklopa i tranzistora je također važna za pravilan rad. Razina zaštite koja se implementira tijekom projektiranja ovisiti će o željenoj jednostavnosti, cijeni i pouzdanosti uređaja.

U raznim topologijama istosmjernih pretvarača često se javlja slučaj kada je trošilo spojeno na nulti potencijal. Za takav slučaj potrebno je koristiti jednu od metoda povećanja napona upravljačke elektrode ili koristiti p-kanalni MOSFET. Naponska pumpa je jedan od sklopova kojim se može postići viši napon i često se koristi za sklopove malih snaga. Druga metoda je spajanje kondenzatora plutajućeg potencijala u krug sklapanja upravljačke elektrode. Ova metoda se često koristi u integriranim polumosnim upravljačkim sklopovima i pogodna je za velike snage.

Ako je potrebna galvanska izolacija upravljačkog sklopa za zaštitu od razlike potencijala primarne i sekundarne strane, postoji nekoliko metoda koje se mogu koristiti. Optički izolator je integrirana komponenta koja može postići visoku razinu izolacije, ali je potrebno dodatni izolirani izvor napajanja što ga čini složenim za upotrebu. Druga opcija je korištenje transformatora koji je fizički veći, ali može prenositi snagu i signale.

7. LITERATURA

- [1] „Field Effect Transistors in Theory and Practice“, Freescale Semiconductor Inc., Sjedinjene Američke Države, 1993.
- [2] Balogh, L: „Fundamentals of MOSFET and IGBT Gate Driver Circuits“, Texas Instruments, Sjedinjene Američke Države, 2017.
- [3] „IGBTs (Insulated Gate Bipolar Transistor)“, Toshiba Electronic Devices & Storage Corporation, Japan, 2017.
- [4] Sattar, A: „Insulated Gate Bipolar Transistor (IGBT) Basics“, IXYS Corporation, Sjedinjene Američke Države.
- [5] „Insulated Gate Bipolar Transistor“, s interneta, <https://www.electronics-tutorials.ws/power/insulated-gate-bipolar-transistor.html>.
- [6] Shulz, M: „IGBT: how does an Insulated Gate Bipolar Transistor work?“, Infineon Technologies AG, Njemačka, 2019.
- [7] Graovac, D; Purschel, M; Kiep, A: „MOSFET Power Losses Calculation Using the Data-Sheet Parameters“, Infineon Technologies AG, Njemačka, 2006.
- [8] „Efficiency of Buck Converter“, Rohm Semiconductor, Japan, 2021.
- [9] „MOSFET Gate Drive Circuit“, Toshiba Electronic Devices & Storage Corporation, Japan, 2018.
- [10] Cortina, E; Sfyrla, A: „Diodes“, University of Geneva, Švicarska.
- [11] Coates, E: „Semiconductor Diodes Module 2“, s interneta, <https://www.learn-aboutelectronics.org>, 2020.
- [12] „Bipolar Transistor“, University of California, Berkeley, Sjedinjene Američke Države, 2009.
- [13] „Bipolar Transistor“, s interneta, https://www.electronics-tutorials.ws/transistor/tran_1.html.
- [14] „1ch 4 A High Speed Low-side Gate Driver, BD2310G“, Rohm Semiconductor, Japan, 2015.
- [15] Diallo, M: „Bootstrap Circuitry Selection for Half-Bridge Configurations“, Texas Instruments, Sjedinjene Američke Države, 2018.

- [16] „SOT-23 High-Side Gate Driver IC, IRS10752LPBF“, Infineon Technologies AG, Njemačka, 2017.
- [17] Cabrini, A; Gobbi, L; Torelli, G: „Theoretical and Experimental Analysis of Dickson Charge Pump Output Resistance“, University of Pavia, Department of Electronics, Italija.
- [18] Ballo, A; Grasso, A; Palumbo, G: „A Review of Charge Pump Topologies for the Power Management of IoT Nodes“, University of Catania, Italija, 2019.
- [19] Varajao, D; Matrisciano, C: „Isolated gate driving solutions“, Infineon Technologies AG, Njemačka, 2021.
- [20] „Optocoupler Tutorial“, s interneta, <https://www.electronicstutorials.ws/blog/optocoupler.html>.
- [21] Kennedy, B: „Implementing an Isolated Half-Bridge Gate Driver“, Analog Devices Inc, Sjedinjene Američke Države, 2012.
- [22] Zuk, P; Havanur, S: „Zero-Voltage Switching Full-Bridge Converter: Operation, FOM, and Guidelines for MOSFET Selection“, Vishay Siliconix, Sjedinjene Američke Države, 2014.
- [23] Kamil, M: „Grid-Connected Solar Microinverter Reference Design“, Microchip Technology Inc., Sjedinjene Američke Države, 2011.
- [24] Gong, X; Wang, G; Bhardwaj, M: „Designing a High-Power Bidirectional AC/DC Power Supply Using SiC FETs“, Texas Instruments, Sjedinjene Američke Države, 2020.

8. SAŽETAK

U ovom radu je prvo analizirano djelovanje tranzistora s efektom polja, njihovih karakteristika i parametara potrebnih za shvaćanje značajnosti upravljačkih sklopova. Zatim je većina rada posvećena upravo analizi načinu djelovanja različitih upravljačkih sklopova i njihovom projektiranju. Analizirani su svi jednostavni načini na koje se može ostvariti potreban rad tranzistora ovisno o načinu spajanja, ali i napredne tehnike poput spajanja kondenzatora s plutajućim potencijalom, metode postizanja galvanske izolacije i sklapanje pri nultim naponom. Svo analizirano djelovanje temelji se na najnovijim saznanjima upravljačkih sklopova i usko je povezano s komercijalnim upravljačkim sklopovima različitih proizvođača koji se koriste za projektiranje elektroničkih uređaja i izvora napajanja.

Ključne riječi: tranzistor s efektom polja, upravljačka elektroda, upravljački sklop

SUMMARY

The first thing analysed in this paper are field effect transistors and their characteristics and parameters needed for understanding the significance of gate drivers. Then most of the work done in this paper was dedicated to analysis of different gate drivers and their design. All of the simple ways we can achieve required operation of transistors depending on their connection was analysed, as well as advanced techniques such as adding a bootstrap capacitor, methods of achieving galvanic isolation and zero voltage switching. All analysis is based on the latest knowledge of gate drivers and is closely related to commercially available gate drivers by different manufacturers used in design of electronic devices and power supplies.

Keywords: field effect transistor, gate, gate driver